

# Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP2005/019456

International filing date: 18 October 2005 (18.10.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP  
Number: 2004-306140  
Filing date: 20 October 2004 (20.10.2004)

Date of receipt at the International Bureau: 17 November 2005 (17.11.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland  
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

10/584729

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application: 2 0 0 4 年 1 0 月 2 0 日

出 願 番 号  
Application Number: 特 願 2 0 0 4 - 3 0 6 1 4 0

パリ条約による外国への出願  
に用いる優先権の主張の基礎  
となる出願の国コードと出願  
番号

The country code and number  
of your priority application,  
to be used for filing abroad  
under the Paris Convention, is

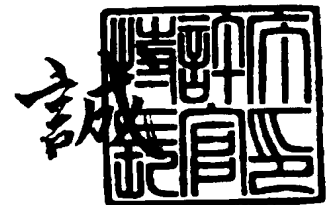
J P 2 0 0 4 - 3 0 6 1 4 0

出 願 人  
Applicant(s): 株式会社半導体エネルギー研究所

2 0 0 5 年 1 1 月 2 日

特許庁長官  
Commissioner,  
Japan Patent Office

中 嶋



【書類名】	特許願
【整理番号】	P008239
【提出日】	平成16年10月20日
【あて先】	特許庁長官 殿
【国際特許分類】	H01L 21/00
【発明者】	
【住所又は居所】	神奈川県厚木市長谷3 9 8 番地 株式会社半導体エネルギー研究所内
【氏名】	田中 幸一郎
【発明者】	
【住所又は居所】	神奈川県厚木市長谷3 9 8 番地 株式会社半導体エネルギー研究所内
【氏名】	山本 良明
【特許出願人】	
【識別番号】	000153878
【氏名又は名称】	株式会社半導体エネルギー研究所
【代表者】	山崎 舜平
【手数料の表示】	
【予納台帳番号】	002543
【納付金額】	16,000円
【提出物件の目録】	
【物件名】	特許請求の範囲 1
【物件名】	明細書 1
【物件名】	図面 1
【物件名】	要約書 1

【書類名】特許請求の範囲

【請求項1】

レーザの繰り返し周波数が10MHz以上のレーザ発振器から射出した基本波である第1のレーザビームを集光レンズを用いて整形して第2のレーザビームとし、  
前記第2のレーザビームを照射面に照射し、  
前記第2のレーザビームを前記照射面に対して相対的に移動させることを特徴とするレーザ照射方法。

【請求項2】

レーザの繰り返し周波数が10MHz以上のレーザ発振器から射出した基本波である第1のレーザビームを集光レンズを用いて整形して第2のレーザビームとし、  
前記第2のレーザビームを被照射体に照射して多光子吸収を生じさせて溶解させ、  
前記第2のレーザビームを前記被照射体に対して相対的に移動させることを特徴とするレーザ照射方法。

【請求項3】

請求項1または請求項2において、前記第1のレーザビームは、パルス幅が1フェムト秒～10ピコ秒で発振することを特徴とするレーザ照射方法。

【請求項4】

請求項1乃至3のいずれか一において、前記第1のレーザビームは、Sapphire、YAG、セラミックスYAG、セラミックス $Y_2O_3$ 、KGW、KYW、 $Mg_2SiO_4$ 、YLF、 $YVO_4$ 、または $GdVO_4$ の結晶に、Nd、Yb、Cr、Ti、Ho、Erのドーパントをいずれか1つまたは複数添加したレーザから選ばれる1種のレーザ発振器から射出されるレーザビームであることを特徴とするレーザ照射方法。

【請求項5】

基本波であるレーザビームを半導体の表面にて長いビームに加工し、前記長いビームに対して前記半導体の表面を相対的に移動しながら照射して、前記半導体の結晶化を行う工程を含むことを特徴とする半導体装置の作製方法。

【請求項6】

半導体に不純物領域を形成する工程と、  
基本波であるレーザビームを半導体の表面にて長いビームに加工し、前記長いビームに対して前記半導体の表面を相対的に移動しながら照射して、前記半導体に形成された不純物領域の活性化を行う工程と、を含むことを特徴とする半導体装置の作製方法。

【請求項7】

ガラス基板上に導電層を形成する工程と、  
前記導電層を覆う絶縁層を形成する工程と、  
前記絶縁層上に半導体層を形成する工程と、  
基本波であるレーザビームを半導体層の表面にて長いビームに加工し、前記長いビームに対して前記半導体層の表面を相対的に移動しながら照射する工程と、を含むことを特徴とする半導体装置の作製方法。

【請求項8】

請求項5乃至7のいずれか一において、前記基本波であるレーザビームは、パルス幅が1フェムト秒～10ピコ秒で発振することを特徴とする半導体装置の作製方法。

【請求項9】

請求項4乃至7のいずれか一において、前記基本波であるレーザビームは、Sapphire、YAG、セラミックスYAG、セラミックス $Y_2O_3$ 、KGW、KYW、 $Mg_2SiO_4$ 、YLF、 $YVO_4$ 、または $GdVO_4$ の結晶に、Nd、Yb、Cr、Ti、Ho、Erのドーパントをいずれか1つまたは複数添加したレーザから選ばれる1種のレーザ発振器から射出されるレーザビームであることを特徴とする半導体装置の作製方法。

【請求項10】

基本波を射出するレーザ発振器と、前記レーザ発振器から射出されるレーザビームを照射面にて長いレーザビームに加工する光学部材と、前記レーザビームに対して前記照射面

を相対的に移動させる手段と、を有することを特徴とするレーザ照射装置。

【請求項 1 1】

基本波を射出するレーザ発振器と、前記レーザ発振器から射出されるレーザビームを整形する集光レンズとを有し、

前記レーザビームを前記集光レンズによって照射面に投影し、照射する機構を有し、

前記レーザビームに対して前記照射面を相対的に移動させる手段とを有することを特徴とするレーザ照射装置。

【請求項 1 2】

請求項 1 1 において、前記集光レンズは、2 枚の凸型シリンドリカルレンズであることを特徴とするレーザ照射装置。

【請求項 1 3】

請求項 1 0 乃至 1 2 のいずれか一において、前記レーザ発振器から射出されるレーザビームは、パルス幅が 1 フェムト秒～1 0 ピコ秒で発振することを特徴とするレーザ照射装置。

【請求項 1 4】

請求項 1 0 乃至 1 3 のいずれか一において、レーザ発振器から射出されるレーザビームは、S a p p h i r e、Y A G、セラミックス Y A G、セラミックス  $Y_2O_3$ 、K G W、K Y W、 $Mg_2SiO_4$ 、Y L F、Y V O<sub>4</sub>、または G d V O<sub>4</sub> の結晶に、N d、Y b、C r、T i、H o、E r のドーバントをいずれか 1 つまたは複数添加したレーザから選ばれる 1 種のレーザ発振器から射出されるレーザビームであることを特徴とするレーザ照射装置。

【書類名】明細書

【発明の名称】レーザ照射方法、レーザ照射装置、および半導体装置の作製方法

【技術分野】

【0001】

本発明は、レーザ光を被処理物に照射するためのレーザ照射装置およびそれを用いた結晶構造を有する半導体膜の製造方法および半導体装置の作製方法に関する。加えて、本発明は薄膜トランジスタ（以下、TFTという）や、光起電力素子（光センサや太陽電池など）で構成された回路を有する半導体装置に関する。例えば、液晶表示パネルに代表される電気光学装置や、有機発光素子を有する発光表示装置や、ラインセンサなどのセンサ装置、SRAMなどのメモリ装置を部品として搭載した電子機器に関する。

【0002】

なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、電気光学装置、半導体回路および電子機器は全て半導体装置である。

【背景技術】

【0003】

近年、絶縁表面を有する基板上に形成された半導体薄膜（厚さ数～数百nm程度）を用いて薄膜トランジスタ（TFT）を構成する技術が注目されている。薄膜トランジスタはICや電気光学装置のような電子デバイスに広く応用され、特に画像表示装置のスイッチング素子として開発が急がれている。

【0004】

また、昨今では画像表示装置やイメージセンサの大型化、画素の高密度化（高精細化）が進み、より高速な駆動に追随できる半導体薄膜が要求されている。また、軽量化や低コスト化を図るため、画像表示装置のスイッチング素子だけでなく、表示領域の周辺ドライバ素子にも薄膜トランジスタが適用されるようになっている。

【0005】

そこで、結晶構造を有する半導体薄膜を形成し、電界効果移動度（モビリティともいう）等の電気的特性を向上させる手法、例えば、固相成長法やレーザアニール法が研究されている。

【0006】

固相成長法は、基板上にアモルファスシリコン薄膜を形成し、加熱して多結晶シリコン薄膜を形成するもので、主として600℃～1000℃程度の温度で長時間熱処理を行うものであり、高温に耐える高価な石英基板が必要とされる。

【0007】

基板は、コストの面から石英基板や単結晶半導体基板よりも、ガラス基板が有望視されている。ガラス基板は耐熱性に劣り、熱変形しやすいため、ガラス基板上に多結晶半導体膜を用いたTFTを形成する場合には、ガラス基板の熱変形を避けるために、半導体膜の結晶化にレーザアニール法が適している。

【0008】

レーザアニール法の特徴は、輻射加熱あるいは伝導加熱を利用するアニール法と比較して処理時間を大幅に短縮できることや、半導体基板又は半導体膜を選択的に加熱して、基板に殆ど熱的損傷を与えないことなどがあげられている。

【0009】

レーザアニール法に用いられるレーザ発振器はその発振方法により、パルス発振と連続発振の2種類に大別される。レーザアニール法には、しばしばパルス発振のエキシマレーザから発振されたレーザ光が用いられる。エキシマレーザは出力が大きく、高周波数での繰り返し照射が可能であるという利点を有している。

【0010】

また、エキシマレーザから発振されるレーザ光は半導体薄膜としてよく用いられるシリコン薄膜に対する吸収係数が高いという利点を有する。

【0011】

例えば、レーザ光の照射の際には、照射面におけるレーザ光の形状が線状となるように光学系（ビームホモジナイザーなど）にて整形し、レーザ光の照射位置を照射面に対し相対的に移動させて照射する。この方法は、一度に広い面積のアモルファスシリコン膜を結晶化させることができ、高い生産性を持つため工業的に優れている。（以下、照射面において、線状の形状を有するレーザ光を線状ビームと称する。）

【発明の開示】

【発明が解決しようとする課題】

【0012】

パルス発振のエキシマレーザから発振されたレーザ光を用いた従来のレーザアニール法においても解決すべきいくつかの課題を抱えており、例えば結晶粒径や結晶化度の均一性が悪く、TF Tの電気的特性が安定しないといった課題を抱えている。

【0013】

そこで、これらの課題を解決するための方法の一つとして、ArレーザやYVO<sub>4</sub>レーザのような連続発振のレーザ発振器（以下、CWレーザと称す。）、あるいは繰り返し周波数が10MHz以上と非常に高いパルス発振のレーザ発振器（以下、擬似CWレーザと称す）を用いる方法が挙げられる。

【0014】

CWレーザまたは擬似CWレーザからのレーザ光を用いることによって、半導体膜に形成される結晶の粒径が大きくなることが見出されている。一般に多結晶シリコン薄膜では結晶の粒径が大きければ大きいほど移動度などの電気的特性が高くなる。また、半導体膜の結晶粒径が大きくなると、該半導体膜を用いて形成されるTF Tのチャネル形成領域に位置する粒界の数が減るので移動度が高くなり、より高性能なデバイスの開発に利用できる。（以下、そのような結晶粒径の大きな結晶を大粒径結晶と称する。）

【0015】

しかし、レーザ媒質が固体であるCWレーザまたは擬似CWレーザを適用する場合、その基本波の波長域は赤から近赤外域であり、半導体膜での吸収効率は極めて低い。ちなみに、半導体膜への吸収効率が良いレーザ光は、可視あるいは紫外域の波長を持ったレーザ光である。

【0016】

従って、CWレーザまたは擬似CWレーザをレーザアニール法に使用する場合は、非線形光学素子を用いて波長を可視域以下の高調波に変換して用いる。例えば、大出力を得やすい近赤外の基本波を第二高調波であるグリーンのレーザ光に変換する方法において、最も変換効率が高くなると考えられている。

【0017】

高調波はレーザ媒質から発振した基本波を非線形光学素子に入射させることで得られる。しかし、レーザの出力が大きくなると、多光子吸収などの非線形光学効果により、非線形光学素子にダメージが与えられ、ブレイクダウンにつながるなどの問題がある。よって、現在、生産されている可視域のCWレーザは、非線形光学素子の問題から、最大でも15W程度である。

【0018】

また、CWレーザまたは擬似CWレーザを用いてレーザアニールを行った場合、エキシマレーザを用いた場合に比べ生産性が悪く、更なる生産性の向上が必要である。例えば、10Wの532nmのCWレーザを長手方向が300μm、短手方向が10μm程度の線状に整形してレーザアニールを行う場合、一度の走査で形成される大粒径結晶の領域の幅は200μm程度となる。このため、量産プロセスで用いられる1辺が数百mm以上の長方形の半導体膜全面を結晶化するためには、ビームスポットの走査を数千回繰り返す必要がある。

【課題を解決するための手段】

【0019】

そこで、本発明は、レーザ光を非線形光学素子に通すことなく基本波のままとし、高強

度、且つ、繰り返し周波数の高いパルスのレーザー光を半導体薄膜に照射してレーザアニールを行うことを特徴とする。なお、本発明で用いるレーザーの繰り返し周波数は10MHz以上とすることも特徴の一つである。

#### 【0020】

なお、高強度とは、単位時間あたり単位面積あたりに高い尖頭出力を持つことを指しており、本発明におけるレーザー光の尖頭出力の範囲は、 $1\text{GW}/\text{cm}^2 \sim 1\text{TW}/\text{cm}^2$ とする。

#### 【0021】

波長が $1\mu\text{m}$ 程度の基本波は、半導体薄膜に照射してもあまり吸収されず、吸収効率が低い。本発明者らは、パルス幅をピコ秒台、或いはフェムト秒( $10^{-15}$ 秒)台のパルスレーザーから射出される基本波であれば、高強度のレーザー光が得られ、非線形光学効果(多光子吸収)が生じ、半導体薄膜に吸収させることができることを見いだした。

#### 【0022】

本発明は、非線形光学素子を用いず、且つ、高調波に変換しないため、15Wよりも大きな出力、例えば40Wの出力を有するレーザー発振器をレーザアニール法に用いることが可能となる。従って、一度の走査で形成される大粒径結晶の領域の幅を拡大することができるため、格段に生産性を向上させることができる。

#### 【0023】

本明細書で開示するレーザー照射方法に関する発明の構成は、レーザーの繰り返し周波数が10MHz以上のレーザー発振器から射出した基本波である第1のレーザービームを集光レンズを用いて整形して第2のレーザービームとし、前記第2のレーザービームを照射面に照射し、前記第2のレーザービームを前記照射面に対して相対的に移動させることを特徴とするレーザー照射方法である。

#### 【0024】

また、他のレーザー照射方法に関する発明の構成は、レーザーの繰り返し周波数が10MHz以上のレーザー発振器から射出した基本波である第1のレーザービームを集光レンズを用いて整形して第2のレーザービームとし、前記第2のレーザービームを被照射体に照射して多光子吸収を生じさせて溶解させ、前記第2のレーザービームを前記被照射体に対して相対的に移動させることを特徴とするレーザー照射方法である。

#### 【0025】

また、上記各構成において、前記第1のレーザービームは、パルス幅が1フェムト秒 $\sim$ 10ピコ秒で発振することを特徴の一つとしている。パルス幅を1フェムト秒 $\sim$ 10ピコ秒の範囲とすることで、多光子吸収を引き起こすのに十分な高強度を得ることができる。

#### 【0026】

また、非線形光学素子を内蔵していないレーザー発振器と光学部材とで構成したレーザー照射装置も本発明の一つであり、その構成は、基本波を射出するレーザー発振器と、前記レーザー発振器から射出されるレーザービームを照射面にて長いレーザービームに加工する光学部材と、前記レーザービームに対して前記照射面を相対的に移動させる手段と、を有することを特徴とするレーザー照射装置である。

#### 【0027】

また、他の構成は、基本波を射出するレーザー発振器と、前記レーザー発振器から射出されるレーザービームを整形する集光レンズとを有し、前記レーザービームを前記集光レンズによって照射面に投影し、照射する機構を有し、前記レーザービームに対して前記照射面を相対的に移動させる手段とを有することを特徴とするレーザー照射装置である。

#### 【0028】

上述した本発明のレーザー照射装置は、非線形光学素子を内蔵しないため、その分、レーザー照射装置作製にかかるコストを削減できる。

#### 【0029】

通常、半導体膜のエネルギーギャップに比べ、1光子あたりのエネルギーが小さい場合

には、光子は半導体膜に吸収されない。そのため、従来では前述したように非線形光学素子を用いて基本波を高調波に変換することで、1光子あたりのエネルギーを増大させて用いている。波長 $\lambda$ の $n$ 次の高調波を用いた場合、1光子あたりのエネルギー $E$ はプランク定数、光速 $c$ を用いて次式で表すことができる。

【0030】

【数1】

$$E = \frac{\hbar c}{\lambda / n}$$

【0031】

例えば、波長1064nmの光は1.17eVのエネルギーに相当するため、半導体膜にエネルギーバンドギャップ1.6~1.8eVの非晶質珪素膜を用いた場合には吸収が起こらない。波長532nmの光は2.34eVのエネルギーに相当するため、非晶質珪素膜にも吸収が起こる。

【0032】

しかし、高強度のレーザー光を用いると、レーザー光が照射された材料中で高電磁場が生じ、非線形光学効果(多光子吸収)が起こる。多光子吸収により、1光子あたりのエネルギーが半導体膜のエネルギーバンドギャップに比べて小さい場合にも、光子を同時に多段的に吸収することができ、光を通過することなく吸収することができる。

【0033】

例えば、波長1064nmのレーザー光を非晶質珪素膜に照射した場合、1光子あたりのエネルギーは1.17eVであるため、非晶質珪素膜への吸収は起こらないが、多光子吸収により同時に2光子の吸収が起こることによって第二高調波と同じ2.34eVとなり、光の吸収が生じる。

【0034】

多光子吸収を引き起こすのに十分な高強度を得ることができるレーザーとして、パルス幅がピコ秒あるいはフェムト秒オーダーのパルスレーザーがある。該パルスレーザーとして用いることができるのは、Sapphire、YAG、セラミックスYAG、セラミックス $Y_2O_3$ 、KGW、KYW、 $Mg_2SiO_4$ 、YLF、 $YVO_4$ 、 $GdVO_4$ などの結晶に、Nd、Yb、Cr、Ti、Ho、Erなどのドーパントを添加したものが挙げられる。

【0035】

また、上記構成において、前記集光レンズは、2枚の凸型シリンドリカルレンズであることを特徴としている。また、集光レンズで代表される屈折光学部材に限定されず、レーザー発振器から照射面への経路に光学部材を適宜配置してもよい。本発明に用いることができる他の光学部材として、ミラーなどの反射光学部材や、回折格子などの回折光部材が挙げられる。

【0036】

また、本発明において、繰り返し周波数10MHz以上のパルスレーザーを用いるのは、半導体膜として非晶質珪素膜を用いた場合、非晶質珪素膜がレーザー光を吸収し熔融後、熱拡散によって冷却され、再結晶化するまでの時間が100ナノ秒程度のためである。この100ナノ秒の時間内に同一箇所に再びレーザー光が照射されれば、熔融状態を保つことができるため、10MHz以上の繰り返し周波数のパルスレーザーであれば、擬似的にCWレーザーと同様に考えることができ、そのようなレーザーは、擬似CWレーザーと呼ぶ。

【0037】

また、基本波を照射するレーザーアニール法を用いて半導体装置を作製することも本発明の一つであり、その作製方法に関する構成は、

基本波であるレーザービームを半導体の表面にて長いビームに加工し、前記長いビームに

対して前記半導体の表面を相対的に移動しながら照射して、前記半導体の結晶化を行う工程を含むことを特徴とする半導体装置の作製方法である。

#### 【0038】

また、基本波を照射するレーザアニール法を用いて、半導体に添加した不純物元素の活性化を行うことができ、他の半導体装置の作製方法に関する構成は、半導体に不純物領域を形成する工程と、基本波であるレーザビームを半導体の表面にて長いビームに加工し、前記長いビームに対して前記半導体の表面を相対的に移動しながら照射して、前記半導体に形成された不純物領域の活性化を行う工程と、を含むことを特徴とする半導体装置の作製方法である。

#### 【0039】

また、絶縁膜を介して導電層上方に設けられた半導体層に対しても基本波を照射するレーザアニール法を用いることができ、他の半導体装置の作製方法に関する構成は、ガラス基板上に導電層を形成する工程と、前記導電層を覆う絶縁層を形成する工程と、前記絶縁層上に半導体層を形成する工程と、基本波であるレーザビームを半導体層の表面にて長いビームに加工し、前記長いビームに対して前記半導体層の表面を相対的に移動しながら照射する工程と、を含むことを特徴とする半導体装置の作製方法である。

#### 【0040】

なお、本明細書でいうレーザアニール法とは、半導体基板又は半導体膜に形成された損傷層やアモルファス層を再結晶化する技術や、基板上に形成された非晶質半導体膜を結晶化させる技術を指している。また、半導体基板又は半導体膜の平坦化や表面改質に適用される技術も含んでいる。

#### 【0041】

また、本明細書で「多光子吸収」とは、2つ以上の光子の同時吸収のことで、同じエネルギーの一光子の吸収ではエネルギー的に到達できない反応性のある電子励起状態に達するようなものを意味する。なお、「同時」とは $10^{-14}$ 秒以下の時間内に発生する2つの事象を意味する。また、「電子励起状態」とは分子の電子基底状態より高いエネルギーにある分子の電子的状態のことであり、電磁放射の吸収により達成され、寿命が $10^{-13}$ 秒より長い状態を意味する。

#### 【発明の効果】

#### 【0042】

本発明により、波長変換のための非線形光学素子を必要とせず、非常に大出力なレーザビーム、例えば高調波の2倍以上のエネルギーをもつもの、を得ることができる。従って、半導体膜の結晶粒径を大きくすることができ、該半導体膜を用いて形成されるTFDのチャンネル形成領域に位置する粒界の数が減るので移動度が高くなり、より高性能なデバイスの開発に利用できる。

#### 【0043】

また、非線形光学素子の変質しやすいため、固体レーザの利点であるメンテナンスフリーの状態を長く保てないという欠点があったが、本発明は非線形光学素子を用いないため、その欠点を克服することができる。即ち、本発明によりレーザ照射装置自体の安定性および信頼性が向上する。

#### 【発明を実施するための最良の形態】

#### 【0044】

本発明の実施形態について、以下に説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなく、その形態及び詳細を様々に変更できる。

#### 【0045】

##### （実施の形態1）

図1は、本発明のレーザ照射装置の一例を示す斜視図である。

#### 【0046】

図1に示すレーザ発振器101は、パルス幅がフェムト秒（ $10^{-15}$ 秒）台で発振する

レーザ（フェムト秒レーザともいう）のレーザ発振器を用いる。該レーザ発振器として用いることができるのは、Sapphire、YAG、セラミックスYAG、セラミックス $Y_2O_3$ 、KGW、KYW、 $Mg_2SiO_4$ 、YLF、 $YVO_4$ 、 $GdVO_4$ などの結晶に、Nd、Yb、Cr、Ti、Ho、Erなどのドーパントを添加したレーザなどが挙げられる。なお、レーザ発振器101は、非線形光学素子を内蔵しておらず、レーザビームの基本波が射出される。パルスレーザ発振器101は、レーザ媒質より発振された光を高調波に変換するための非線形光学素子を含まないが、半導体膜において十分に非線形光学効果（多光子吸収）を起こすだけの光の強度を持つものである。

#### 【0047】

まず、レーザ発振器101から射出されたレーザビームは、スリット102を通る。スリット102は、レーザビームにおけるエネルギーの弱い部分を遮断することができ、照射面におけるレーザビームの長尺方向の長さを調整することができる。本発明において使用するスリット102については特に制限されることはなく、スリットを通過した際に強度の弱い部分を遮断できる構造あるいは形状のものを使用することができる。

#### 【0048】

次いで、スリット102を通ったレーザビームはミラー103で方向を変えられて、ガラス基板表面に設けられた半導体膜106の方向に偏向される。なお、方向を変えた後のレーザビームの方向は、基板に対して垂直方向でも斜め方向でも構わない。

#### 【0049】

次いで、ミラー103で方向を変えられたレーザビームは、一方向にのみ作用する第1のシリンダリカルレンズ104によって、スリット102の像を照射面である半導体膜106上に投影する。さらに、レーザビームは第1のシリンダリカルレンズ104と90度回転した一方向にのみ作用する第2のシリンダリカルレンズ105によって集光され、半導体膜106に照射される。第1のシリンダリカルレンズ104、と第2のシリンダリカルレンズ105により、照射面に線状または楕円状または矩形状のビーム照射領域111が得られる。第1のシリンダリカルレンズ104は、ビーム照射領域111の長尺方向にビームの整形を行い、第2のシリンダリカルレンズ105は、ビーム照射領域111の短尺方向にビームの整形を行っている。本発明で用いるシリンダリカルレンズとしては、入射側、出射側のいずれか一方に凸面が形成されているものでも、両側に凸面が形成されているものでもよいが、低収差、精度の面で入射側に凸面が形成されているものを使用することが好ましい。

#### 【0050】

図2を用いて、本発明の光学系について詳しく説明する。なお、図2中にて用いている符号は、図1で用いたものと共通の符号を用いている。図2(a)はビーム照射領域の長尺方向を表し、図2(b)は短尺方向を表している。レーザ発振器101から射出したレーザビームはスリット102によってレーザビームの一部を遮られ、レーザビームの強度が強い部分のみが通過する。通過したレーザビームは第1のシリンダリカルレンズ104によってスリット102でできた像を半導体膜106に投影するものである。なお、図1中の実線で示すレーザビーム110は、ビーム照射領域111の中心を通るレーザビームを示している。

#### 【0051】

ここで、本発明の特徴の一つである、第1のシリンダリカルレンズ104と、スリット102と、照射面となる半導体膜106との間の位置関係について詳しく説明する。スリット102を用いる理由は、レーザビームにおけるエネルギーの弱い部分が半導体膜に照射されるのを防ぐためである。そのようなレーザビームが半導体膜に照射されると表面に凹凸を多く有する比較的結晶粒の小さな多結晶の領域（ここでは結晶性不良領域と称する。）が形成され、好ましくない。そこで、スリット102を用い、そのような領域が半導体膜に形成されないようにする。なお、通常、レーザビームをスリットで一部遮光するとレーザの干渉性に起因する回折と呼ばれる現象が起こるが、これによりレーザビームに回折縞が発生する。以下は、そのような回折縞が照射面において発生しない方法について説

明する。

【0052】

第1のシリンドリカルレンズ104の焦点距離をとし、スリット102の開口の幅をとす。このとき、スリット102と第1のシリンドリカルレンズ104の間隔をM1とし、第1のシリンドリカルレンズ104と半導体膜106の間隔をM2とする。また、照射面となる半導体膜106上での長尺方向の長さをLとする。このとき、次の2式が成り立つ。

【0053】

【数2】

$$\frac{s}{L} = \frac{M1}{M2}$$

【0054】

【数3】

$$\frac{1}{f} = \frac{1}{M1} + \frac{1}{M2}$$

【0055】

上記2つの数式より、次の2式が成り立つ。

【0056】

【数4】

$$M1 = \frac{f(s + L)}{L}$$

【0057】

【数5】

$$M2 = \frac{f(s + L)}{s}$$

【0058】

これらの関係を満たす位置にスリット、第1のシリンドリカルレンズ、照射面を配置することで、回折による縞は半導体膜に伝達されなくなる。これにより、結晶性不良領域がほとんど発生しないレーザ照射が実現できる。

【0059】

また、射出したレーザビームのビーム径、出力、ビームの形状をそのまま用いることができる場合は、シリンドリカルレンズを必ずしも2つ用いる必要はない。また、射出したレーザビームの長尺と短尺の長さの比を保ったまま集光を行う場合は、シリンドリカルレンズの代わりに、球面レンズを用いても良い。

#### 【0060】

そして、半導体膜106を成膜したガラス基板を適切な速度にて移動させて基板全面にレーザ照射を行う。半導体膜106が成膜された基板はガラスを材料としており、レーザ照射の際に基板が落ちないように、吸着手段または機械的に固定する手段によって基板固定ステージ107に固定されている。また、基板固定ステージ107は、Xステージ108、Yステージ109を用いて半導体膜の表面と平行な面上をX方向またはY方向に移動させることができるようになっている。Xステージ108、およびYステージ109は、基板固定ステージ107に固定されたガラス基板を100～1000mm/secの速度で移動させることが可能である。ここでは、固定されたレーザビームの照射領域に対して、基板が設置されたステージをX方向（またはY方向）に移動させてレーザ光を走査させる方式としている。なお、本発明人らの経験から予想される最適な走査の速度は、400mm/sec前後である。

#### 【0061】

また、Xステージ108、およびYステージ109を移動させる方式に限定されず、ガルバノミラーやポリゴンミラーによりレーザ光を走査させてもよく、基板の縦方向（Y方向）に沿って帯状に形成されたレーザビームを照射し、その照射領域を基板に対して相対的に横方向（X方向）に移動させてレーザ光を走査させることができればよい。

#### 【0062】

実際にガラス基板上に形成したアモルファスシリコン膜に対して本発明のレーザアニール法によりレーザビーム（レーザ媒質をTi：サファイアとし、出力を1.3Wとし、波長を800nmとし、パルス幅を150フェムト秒とし、繰り返し周波数を90MHzとする条件）の照射を行ったところ、結晶化が可能であった。なお、ビームスポットは8μm×40μmとし、ステージの走査速度を100mm/secとした。図3に得られた半導体膜表面の顕微鏡観察写真（倍率1000倍）を示す。また、図4に得られた半導体膜のSEM観察写真を示す。この実験により、本発明により結晶化させて大粒径結晶を作製できることが確認できた。

#### 【0063】

ただし、図3は、照射領域と非照射領域とをわかりやすくするため、一方向にレーザ光を走査した照射領域のみを結晶化させた半導体膜表面の写真である。図3では、部分的にしか走査を行っていないが、勿論、適切な速度にて走査移動させることにより、基板全面に大粒径結晶を作製できる。

#### 【0064】

本発明により得られる大粒径結晶を形成した半導体膜を用いて、適宜、TF Tなどの半導体素子を作製することで、より高性能なデバイスの開発に利用できる。

#### 【0065】

また、ここでは非晶質構造を有する半導体膜（アモルファスシリコン膜）にレーザ光を照射して結晶構造を有する半導体膜を得る結晶化に用いた例を示したが、特に限定されず、活性化処理やシリサイド形成処理などで代表される様々なレーザアニール処理に適用することができる。

#### 【0066】

また、固相成長法や、Niなどの結晶化を助長する元素を添加して加熱させる方法（特開平7-130652号公報、特開平8-78329号公報に記載の技術）によって結晶化させた結晶構造を有する半導体膜に対して、さらに結晶化率を高め、結晶粒内に残される欠陥を補修するためのレーザ照射を行う処理に適用してもよい。

#### 【0067】

（実施の形態2）

以下に本発明を用いたトップゲート型TF Tの作製手順を簡略に図5を用いて示す。ここでは非晶質構造を有する半導体膜に対して、基本波であり、且つ、繰り返し周波数が10MHz以上のレーザ光を照射し、非線形光学効果（多光子吸収）が生じさせて結晶化を行う例を示す。

#### 【0068】

まず、図5（A）に示すように、絶縁表面を有する基板10上に、ブロッキング層となる下地絶縁膜11と、非晶質構造を有する半導体膜12を形成する。

#### 【0069】

絶縁表面を有する基板10としてはバリウムホウケイ酸ガラス、アルミノホウケイ酸ガラスなどのガラス基板を用いる。また、本工程の処理温度に耐えうる耐熱性を有するプラスチック基板、例えば直径数nmの無機粒子が有機ポリマーマトリックスに分散した材料をシート状に加工したプラスチック基板を用いてもよい。

#### 【0070】

絶縁表面を有する基板10上に形成する下地絶縁膜11としては、酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜（ $\text{SiO}_x\text{N}_y$ ）等の絶縁膜を用いる。代表的な一例は下地絶縁膜11として2層構造から成り、 $\text{SiH}_4$ 、 $\text{NH}_3$ 、及び $\text{N}_2\text{O}$ を反応ガスとして成膜される窒化酸化珪素膜を50～100nm、 $\text{SiH}_4$ 、及び $\text{N}_2\text{O}$ を反応ガスとして成膜される酸化窒化珪素膜を100～150nmの厚さに積層形成する構造が採用される。また、下地絶縁膜11の一層として膜厚10nm以下の窒化シリコン膜（ $\text{SiN}$ 膜）、或いは酸化窒化珪素膜（ $\text{SiN}_x\text{O}_y$ 膜（ $X>Y$ ））を用いることが好ましい。また、窒化酸化珪素膜、酸化窒化珪素膜、窒化シリコン膜とを順次積層した3層構造を用いてもよい。

#### 【0071】

また、非晶質構造を有する半導体膜12としては、シリコンを主成分とする半導体材料を用いる。代表的には、非晶質シリコン膜又は非晶質シリコンゲルマニウム膜などを公知の手段（スパッタ法、LPCVD法、またはプラズマCVD法等）により成膜することによって得る。

#### 【0072】

また、非晶質構造を有する半導体膜12に代えて、成膜を行うだけで結晶構造を有する半導体膜（多結晶シリコン膜、微結晶半導体膜（マイクロクリスタル半導体膜、セミアモルファス半導体膜とも呼ぶ）など）を用いてもよい。

#### 【0073】

次いで、図1に示すレーザ照射装置を用い、非晶質構造を有する半導体膜12に対して、基本波であり、且つ、繰り返し周波数が10MHz以上のレーザ光を照射する。なお、図1に示すレーザ照射装置のレーザ発振器は非線形光学素子を内蔵しておらず、基本波であるレーザ光を大出力で射出できる。図5（B）は非晶質構造を有する半導体膜12にレーザ照射を行っている様子を示す工程断面図である。図5（B）において、光学系30a、30bによって集光したレーザ光16を照射して、照射領域13を形成するとともに、基板を固定したステージを矢印15の方向に移動させて基板全面の結晶化を行っている。

#### 【0074】

実施の形態1に示したレーザ照射方法を用いると、基本波であるレーザ光でも、高強度のレーザ光を照射することによって多光子吸収を生じさせて、非晶質構造を有する半導体膜12に吸収させ、結晶構造を有する半導体膜14を得ることができる。実施の形態1に示すレーザ照射方法により、結晶性不良領域がほとんど発生しないレーザ照射が実現できる。従って、TFETのチャネル形成領域として使うことができない領域が大幅に減少するため、歩留まりが向上し、コスト削減に大きく役立つ。

#### 【0075】

また、非晶質構造を有する半導体膜12に代えて、成膜を行うだけで結晶構造を有する半導体膜を用いた場合、基本波であるレーザ光の照射により、成膜後の結晶よりも大粒径の結晶が得られる。

#### 【0076】

いずれにおいてもレーザ光が照射されると、結晶構造を有する半導体膜14の表面には薄い表面酸化膜が形成される。この薄い表面酸化膜の膜厚や均一性は不明であるため、除去することが好ましいが、撥水面での乾燥になるため、ウォーターマークが発生しやすく

、除去した後はオゾン含有水溶液で酸化膜を形成してウォーターマークの発生防止をすることが好ましい。また、工程数削減のため、レーザー光の照射により形成される表面酸化膜は、除去しなくともよい。

#### 【0077】

次いで、フォトリソ技術を用いてパターンニングを行い、半導体層17を得る。(図5(C))パターンニングにおけるレジストマスク形成を行う前には半導体層を保護するためにオゾン含有水溶液、または酸素雰囲気でのUV照射によってオゾンが発生させて酸化膜を形成している。ここでの酸化膜はレジストのぬれ性を向上させる効果もある。

#### 【0078】

なお、必要があれば、パターンニングを行う前に、TF Tのしきい値を制御するために微量な不純物元素(ボロンまたはリン)のドーピングを上記酸化膜を介して行う。上記酸化膜を介してドーピングを行った場合には、酸化膜を除去し、再度オゾン含有水溶液によって酸化膜を形成する。

#### 【0079】

次いで、パターンニング時に発生する不要物(レジスト残りやレジスト剥離液など)を除去する洗浄を行った後、半導体層17の表面を覆って、ゲート絶縁膜18となる酸化珪素を主成分とする絶縁膜を形成する。(図5(D))

#### 【0080】

次いで、ゲート絶縁膜18の表面を洗浄した後、ゲート電極19を形成する。ゲート電極19としては、ヒロックの発生が少ない高融点金属を含む材料を用いることが好ましい。ヒロックの発生が少ない高融点金属は、W、Mo、Ti、Ta、Coなどから選ばれる1種、またはこれらの合金を用いる。また、これらの高融点金属の窒化物(WN、MoN、TiN、TaNなど)を用いて2層以上の積層としてもよい。

#### 【0081】

次いで、半導体にn型を付与する不純物元素(P、As等)、ここではリンを適宜添加して、ソース領域20及びドレイン領域21を形成する。添加した後、不純物元素を活性化するために加熱処理、強光の照射、またはレーザー光の照射を行う。また、活性化と同時にゲート絶縁膜へのプラズマダメージやゲート絶縁膜と半導体層との界面へのプラズマダメージを回復することができる。

#### 【0082】

また、不純物元素を活性化するために図1に示すレーザー照射装置を用い、実施の形態1に示すレーザー照射方法によってレーザー光を照射してもよい。図1のレーザー照射装置を用いると、半導体膜中に添加された不純物元素の活性化を偏り無く良好に行うことができる。

#### 【0083】

以降の工程は、層間絶縁膜23を形成し、水素化を行って、ソース領域、ドレイン領域に達するコンタクトホールを形成し、導電膜を成膜してパターンニングを行ってソース電極24、ドレイン電極25を形成してTF T(nチャネル型TF T)を完成させる。(図5(E))ソース電極24、ドレイン電極25は、Mo、Ta、W、Ti、Al、Cuから選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料の単層、またはこれらの積層で形成する。例えば、Ti膜と、純Al膜と、Ti膜との3層構造、或いはTi膜と、NiとCを含むAl合金膜と、Ti膜との3層構造を用いる。さらに後の工程で層間絶縁膜等を形成することを考慮して、電極断面形状をテーパー形状とすることが好ましい。

#### 【0084】

また、ここではトップゲート型TF Tを例として説明したが、TF T構造に関係なく本発明を適用することが可能であり、例えばボトムゲート型(逆スタガ型)TF Tや順スタガ型TF Tに適用することが可能である。

#### 【0085】

また、本発明は図5(E)のTF T構造に限定されず、必要があればチャネル形成領域とドレイン領域(またはソース領域)との間にLDD領域を有する低濃度ドレイン(LD

D : Lightly Doped Drain) 構造としてもよい。この構造はチャネル形成領域と、高濃度に不純物元素を添加して形成するソース領域またはドレイン領域との間に低濃度に不純物元素を添加した領域を設けたものであり、この領域をLDD領域と呼んでいる。さらにゲート絶縁膜を介してLDD領域をゲート電極と重ねて配置させた、いわゆるGOLD (Gate-drain Overlapped LDD) 構造としてもよい。

#### 【0086】

また、図6 (A) および図6 (B) にGOLD構造のTF Tの例を図示する。なお、図5 (E) とはゲート電極構造などが一部異なるだけであるので図6 (A) における同一の箇所には同一の符号を用いる。図6 (A) に示すGOLD構造のTF Tは、チャネル形成領域22とソース領域20との間に第1のLDD領域26と、チャネル形成領域22とドレイン領域21との間に第2のLDD領域27とを有している。また、第1のLDD領域26および第2のLDD領域27は、ゲート絶縁膜18を介してゲート電極の下層29bと重ねて配置されている。なお、ゲート電極は上層29aと、上層29aよりも幅の広い下層29bとの積層で構成されている。また、図6 (A) に示すGOLD構造のTF Tは、窒化珪素膜からなる保護膜28を設けている。保護膜28としては、PCVD法による緻密な無機絶縁膜 (SiN、SiNO膜など)、スパッタ法による緻密な無機絶縁膜 (SiN、SiNO膜など)、炭素を主成分とする薄膜 (DLC膜、CN膜、アモルファスカボン膜)、金属酸化物膜 (WO<sub>2</sub>、CaF<sub>2</sub>、Al<sub>2</sub>O<sub>3</sub>、AlN<sub>x</sub>O<sub>y</sub>など) などを用いることが好ましい。

#### 【0087】

また、図6 (B) に示すGOLD構造のTF Tは、チャネル形成領域32とソース領域30との間に第1のLDD領域36と、チャネル形成領域32とドレイン領域31との間に第2のLDD領域37とを有している。図6 (A) ではLDD領域が全部ゲート電極と重なっているのに対し、図6 (B) では、第1のLDD領域36および第2のLDD領域37は、ゲート電極39と一部重なっている。なお、図6 (B) に示すTF Tは、ゲート絶縁膜が2層となっており、酸化珪素膜からなる第1のゲート絶縁膜38aと、窒化珪素膜からなる第2のゲート絶縁膜38bとの積層となっている。窒化珪素膜からなる第2のゲート絶縁膜38bを用いることでゲート絶縁膜の薄膜化ができる。

#### 【0088】

また、図6 (B) に示すTF Tは、第1の層間絶縁膜33aが窒化珪素膜となっており、窒化珪素膜で単層のゲート電極39を囲むように第2のゲート絶縁膜38bと第1の層間絶縁膜33aが設けられている。特にゲート電極39をMoなどのような酸化しやすい導電材料を用いる場合には、酸化膜と接しないように窒化珪素膜で囲むことは有効である。また、第1の層間絶縁膜33aを窒化珪素膜とすることによって、保護膜の機能を果たすとともに同じ材料からなる第2のゲート絶縁膜38bとの密着性を向上させることができる。

#### 【0089】

また、図6 (B) に示すTF Tは、第2の層間絶縁膜33bは酸化珪素膜とし、第2の層間絶縁膜33b上にソース電極24、ドレイン電極25を設けている。なお、図5 (E) とはTF T構造が一部異なるだけであるので図6 (B) における同一の箇所には同一の符号を用いている。

#### 【0090】

また、図5や図6ではnチャネル型TF Tを用いて説明したが、n型不純物元素に代えてp型不純物元素を用いることによってpチャネル型TF Tを形成することができることは言うまでもない。

#### 【0091】

また、シングルゲート構造のTF Tに限定されず、TF Tのオフ電流値のバラツキをさらに低減するため、複数のチャネル形成領域を有するマルチゲート型TF T、例えばダブルゲート型TF Tとしてもよい。

#### 【0092】

また、同一基板上にnチャネル型TFTとpチャネル型TFTとを形成することができ、これらのTFTを組み合わせることによってCMOS回路を構成することもできる。CMOS回路とは、少なくとも一つのnチャネル型TFTと一つのpチャネル型TFTとを有する回路（インバータ回路、NAND回路、AND回路、NOR回路、OR回路、シフトレジスタ回路、サンプリング回路、D/Aコンバータ回路、A/Dコンバータ回路、ラッチ回路、バッファ回路など）を指している。加えて、これらのCMOS回路を組み合わせることによってSRAMやDRAMなどのメモリ素子やその他の素子を基板上に構成することができる。また、さまざまな素子や回路を集積してCPUを基板上に構成することも可能である。

#### 【0093】

また、本実施の形態は実施の形態1と自由に組み合わせることができる。

#### 【0094】

（実施の形態3）

以下に、本発明を用いたデュアルゲート構造のTFTの一例を図7を用いて示す。

#### 【0095】

図7に示すTFTは、絶縁表面を有する基板710上に下地絶縁膜711が設けられ、下地絶縁膜711上に下部電極712が設けられている。

#### 【0096】

下部電極712は、金属又は一導電型の不純物を添加した多結晶半導体で形成することができる。金属を用いる場合は、タングステン（W）、モリブデン（Mo）、チタン（Ti）、タンタル（Ta）、アルミニウム（Al）などを用いることができる。ここでは、下部電極712としてタングステンを用い、タングステン層を50nmの厚さで形成する。なお、下部電極712の厚さは、20nm～50nmの厚さであればよい。

#### 【0097】

その後、マスク（例えばレジストマスク）を用いてエッチングすることによって下部電極712を形成する。このとき、例えば、酸素プラズマをあてることにより、レジストマスクを細めることができる。このような工程を経た後にエッチングを行うと、ゲート電極となる下部電極712の側面をテーパー形状とすることができる。

#### 【0098】

なお、所定の場所に材料を吐出することが可能な印刷法や、インクジェット法に代表される液滴吐出法により、下部電極712を直接形成することも可能である。この方法を用いると、マスクを用いることなく下部電極712を形成することができる。

#### 【0099】

また、下部電極712は、第1のゲート絶縁膜となる第1絶縁膜713および第2絶縁膜714で覆われている。第1のゲート絶縁膜713は少なくとも酸素または窒素有する絶縁膜である。なお、ここでは、第1絶縁膜713として窒化酸化珪素膜（ $\text{SiN}_x\text{O}_y$ （ただし、 $x > y$ ））を50nmの厚さで成膜し、第2絶縁膜714として酸化窒化珪素膜（ $\text{SiO}_x\text{N}_y$ （ただし、 $x > y$ ））を100nmの厚さで形成するが、これに限定されるものではない。

#### 【0100】

第2絶縁膜714上には、第1のゲート絶縁膜を介して下部電極712と重なる半導体層が設けられている。この半導体層は、減圧熱CVD法、プラズマCVD法またはスパッタ法などの成膜法で形成された半導体膜を実施の形態1に示すレーザ照射方法によって結晶化し、その後パターニングされたものである。実施の形態1に示す多光子吸収効果を利用したレーザ照射方法により、結晶性不良領域がほとんど発生しないレーザ照射が実現できる。従って、TFTのチャネル形成領域として使うことができない領域が大幅に減少するため、歩留まりが向上し、コスト削減に大きく役立つ。

#### 【0101】

また、半導体層は、少なくとも酸素または窒素有する絶縁膜からなる第2のゲート絶縁膜718で覆われている。また、結晶化のためのレーザ光照射を行わずに第2のゲート

絶縁膜 718 を形成し、第 2 のゲート絶縁膜 718 によって半導体層を物理的に押さえつけ、図 1 に示すレーザ装置でレーザ照射を行ってもよい。その場合、第 2 のゲート絶縁膜 718 によりレーザ照射による膜飛びを防止できる。

#### 【0102】

また、第 2 のゲート絶縁膜 718 上に上部電極の下層 720b と、上部電極の上層 720a とが設けられている。なお、上部電極の下層 720b は上部電極の上層 720a よりも幅が広いパターンとなっている。上部電極の下層 720b と、上部電極の上層 720a はともに導電性を有する材料を用いればよい。

#### 【0103】

また、半導体層は、高濃度に不純物元素が添加されたソース領域 716 と、チャネル形成領域 715 と、高濃度に不純物元素が添加されたドレイン領域 717 を少なくとも有している。ここでは、上部電極の下層 720b を設けた状態で、不純物元素を添加することによって、上部電極の下層 720b に重なる第 1 低濃度不純物領域（第 1 LDD 領域）719a をソース領域 716 とチャネル形成領域 715 との間に形成している。また、同様に上部電極の下層 720b に重なる第 2 低濃度不純物領域（第 2 LDD 領域）719b をドレイン領域 717 とチャネル形成領域 715 との間に形成している。

#### 【0104】

また、上部電極の下層 720b と、上部電極の上層 720a を覆う絶縁膜 721 が設けられ、絶縁膜 721 上には平坦性を高める絶縁膜 722 が設けられている。平坦性を高める絶縁膜 722 としては、有機材料や無機材料を用いることができる。有機材料としては、ポリイミド、アクリル、ポリアミド、ポリイミドアミド、レジスト又はベンゾシクロブテン、シロキサン、ポリシラザンを用いることができる。シロキサンとは、珪素（Si）と酸素（O）との結合で骨格構造が構造され、置換基に少なくとも水素を含む、又は置換基にフッ素、アルキル基、又は芳香族炭化水素のうち少なくとも 1 種を有するポリマー材料、を出発原料として形成される。またポリシラザンとは、珪素（Si）と窒素（N）の結合を有するポリマー材料、いわゆるポリシラザンを含む液体材料を出発原料として形成される。無機材料としては、酸化珪素（ $\text{SiO}_x$ ）、窒化珪素（ $\text{SiN}_x$ ）、酸化窒化珪素（ $\text{SiO}_x\text{N}_y$ （ただし、 $x > y$ ））、窒化酸化珪素（ $\text{SiN}_x\text{O}_y$ （ただし、 $x > y$ ））等の、少なくとも酸素又は窒素を有する絶縁膜を用いることができる。また、平坦性を高める絶縁膜 722 として、これらの絶縁膜を積層したものを用いてもよい。特に、有機材料を用いて平坦性を高める絶縁膜を形成すると、平坦性は高まる一方で、有機材料によって水分や酸素が吸収されてしまう。これを防止するため、有機材料上に、無機材料を有する絶縁膜を形成するとよい。無機材料に窒素を有する絶縁膜を用いると、Na 等のアルカリイオンの侵入を防ぐことができる。

#### 【0105】

また、平坦性を高める絶縁膜 722 上には、ソース領域 716 に達するコンタクトホールを介してソース配線 723 が設けられている。同様に平坦性を高める絶縁膜 722 上には、ドレイン領域 717 に達するコンタクトホールを介してドレイン配線 724 が設けられている。

#### 【0106】

図 7 に示す構造を有する TFT は、一つの半導体層の上下にチャネル（デュアルチャネル）を形成するデュアルゲート構造の TFT である。デュアルゲート構造の TFT の下部電極 712 は、上部電極と別に TFT を制御できる特徴を有しており、閾値のばらつきを抑えることができ、なおかつオフ電流を抑えることができる。また、デュアルゲート構造の TFT は、絶縁膜を挟んだ下部電極と半導体層とで容量を形成することができる。

#### 【0107】

また、本実施の形態は、実施の形態 1 または実施の形態 2 と自由に組み合わせることができる。

#### 【0108】

（実施の形態 4）

本発明は、液晶表示装置または発光表示装置の作製方法に適用することができる。ここでは、画素部と駆動回路と端子部とを同一基板上に形成した表示装置の例を示す。本発明により、高速な駆動に追従できる半導体薄膜が得られ、より高性能なTFTを用いて駆動回路を構成することができる。図8では表示装置として有機発光素子を有する発光装置の一例を示す。

#### 【0109】

基板610上に下地絶縁膜を形成した後、各半導体層を形成する。半導体層の結晶化は実施の形態1または実施の形態2に従って行う。実施の形態1に従って結晶化を行えば、結晶性不良領域がほとんど発生しないレーザ照射が行うことができ、大粒径結晶を形成した半導体膜を用いて駆動回路部となるTFTの半導体層を形成することができる。従って、高速駆動可能な駆動回路が実現できる。

#### 【0110】

次いで、半導体層を覆うゲート絶縁膜を形成した後、各ゲート電極、端子電極を形成する。次いで、nチャネル型TFT636を形成するため、半導体にn型を付与する不純物元素（代表的にはリン、またはAs）をドーブし、pチャネル型TFT637を形成するため、半導体にp型を付与する不純物元素（代表的にはボロン）をドーブしてソース領域およびドレイン領域、必要であればLDD領域を適宜形成する。次いで、PCVD法により得られる水素を含む窒化酸化珪素膜（SiNO膜）を形成した後、半導体層に添加された不純物元素の活性化および水素化を行う。

#### 【0111】

次いで、層間絶縁膜となる平坦化絶縁膜616を形成する。平坦化絶縁膜616としては、塗布法によって得られるシリコン（Si）と酸素（O）との結合で骨格構造が構成される絶縁膜を用いる。

#### 【0112】

次いで、マスクを用いて平坦化絶縁膜にコンタクトホールを形成すると同時に周縁部の平坦化絶縁膜を除去する。

#### 【0113】

次いで、平坦化絶縁膜616をマスクとしてエッチングを行い、露呈している水素を含むSiNO膜またはゲート絶縁膜を選択的に除去する。

#### 【0114】

次いで、導電膜を形成した後、マスクを用いてエッチングを行い、ドレイン配線やソース配線を形成する。

#### 【0115】

次いで、第1の電極623、即ち、有機発光素子の陽極（或いは陰極）を形成する。第1の電極623としては、仕事関数の高い導電膜を用いることが好ましく、インジウム錫酸化物（ITO）の他、例えば、Si元素を含むインジウム錫酸化物（ITSO）や酸化インジウムに2～20%の酸化亜鉛（ZnO）を混合したIZO（Indium Zinc Oxide）などの透明導電材料、もしくはこれらを組み合わせた化合物を含む膜を用いることができる。中でもITSOは、ベークを行ってもITOのように結晶化せず、アモルファス状態のままである。従って、ITSOは、ITOよりも平坦性が高く、有機化合物を含む層が薄くとも陰極とのショートが生じにくく、発光素子の陽極として適している。

#### 【0116】

次いで、塗布法により得られるSOG膜（例えば、アルキル基を含むSiO<sub>x</sub>膜）をバターニングして、第1の電極623の端部を覆う絶縁物629（バンク、隔壁、障壁、土手などと呼ばれる）を形成する。絶縁物629は、珪素を含む材料、有機材料及び化合物材料を用いて形成する。また、多孔質膜を用いても良い。但し、アクリル、ポリイミド等の感光性、非感光性の材料を用いて形成すると、その側面は曲率半径が連続的に変化する形状となり、上層の薄膜が段切れせずに形成されるため好ましい。また、絶縁物629の材料として、黒色顔料やカーボンブラックを分散させてなる感光性または非感光性の有機材

料を用いてもよく、ブラックマトリクス（BM）として機能させてもよい。

#### 【0117】

次いで、有機化合物を含む層624を、蒸着法、熱転写法、液滴吐出法、またはスクリーン印刷法を用いて形成する。有機化合物を含む層624は、積層構造であり、例えば、電子輸送層（電子注入層）、発光層、正孔輸送層、正孔注入層と順次積層する。

#### 【0118】

ここでは、蒸着法を用いてモリブデン酸化物（ $\text{MoO}_x$ ）と、4,4'-ビス[N-（1-ナフチル）-N-フェニル-アミノ]-ビフェニル（ $\alpha$ -NPD）と、ルブレンとを共蒸着して第1の有機化合物を含む層（第1の層）を第1の電極623上に形成する。次いで、蒸着マスクを用いて選択的に $\alpha$ -NPDを蒸着し、第1の有機化合物を含む層の上に正孔輸送層（第2の層）を形成する。また、モリブデン酸化物（ $\text{MoO}_x$ ）に代えて、 $\text{MoN}_x$ 、 $\text{VO}_x$ 、 $\text{RuO}_x$ 、 $\text{CoO}_x$ 、 $\text{CuO}_x$ 、 $\text{ZnN}_x$ 、 $\text{WN}_x$ 、 $\text{InO}_x$ 、 $\text{InN}_x$ 、 $\text{SnO}_x$ 、 $\text{SnN}_x$ 、 $\text{SbO}_x$ 、 $\text{SbN}_x$ から選ばれる1種または複数種を用いることができる。

#### 【0119】

次いで、選択的に発光層（第3の層）を形成する。発光層は、有機化合物又は無機化合物を含む電荷注入輸送物質及び発光材料で形成し、その分子数から低分子系有機化合物、中分子系有機化合物（昇華性を有さず、且つ分子数が20以下、又は連鎖する分子の長さが10 $\mu\text{m}$ 以下の有機化合物を指している）、高分子系有機化合物から選ばれた一種又は複数種の層を含み、電子注入輸送性又は正孔注入輸送性の無機化合物と組み合わせても良い。さらに、発光層は、一重項励起発光材料の他、金属錯体などを含む三重項励起材料を用いても良い。例えば、赤色の発光性の画素、緑色の発光性の画素及び青色の発光性の画素のうち、輝度半減時間が比較的短い赤色の発光性の画素を三重項励起発光材料で形成し、他を一重項励起発光材料で形成する。三重項励起発光材料は発光効率が良いので、同じ輝度を得るのに消費電力が少なくて済むという特徴がある。すなわち、赤色画素に適用した場合、発光素子に流す電流量が少なくて済むので、信頼性を向上させることができる。低消費電力化として、赤色の発光性の画素と緑色の発光性の画素とを三重項励起発光材料で形成し、青色の発光性の画素を一重項励起発光材料で形成しても良い。人間の視感度が高い緑色の発光素子も三重項励起発光材料で形成することで、より低消費電力化を図ることができる。

#### 【0120】

三重項励起発光材料の一例としては、金属錯体をドーバントとして用いたものがあり、第三遷移系列元素である白金を中心金属とする金属錯体、イリジウムを中心金属とする金属錯体などが知られている。三重項励起発光材料としては、これらの化合物に限られることはなく、上記構造を有し、且つ中心金属に周期表の8～10属に属する元素を有する化合物を用いることも可能である。

#### 【0121】

フルカラー表示装置とするためには発光色（R、G、B）ごとに蒸着マスクのアライメントを行ってそれぞれ選択的に蒸着する。典型的には、R（赤）、G（緑）、B（青）の各色に対応した発光層を画素毎に形成する。

#### 【0122】

次いで、蒸着マスクを用いて選択的に $\text{Alq}_3$ （トリス（8-キノリノラト）アルミニウム）を蒸着し、発光層上に電子輸送層（第4の層）を形成する。次いで、4,4'-ビス（5-メチルベンズオキサゾール-2-イル）スチルベン（略称：BzOs）とリチウム（Li）とを共蒸着し、電子輸送層および絶縁物を覆って全面に電子注入層（第5の層）を形成する。なお、有機化合物を含む層624（第1の層～第5の層）の各材料は適宜選択し、各膜厚も調整する。

#### 【0123】

以上に掲げる有機化合物を含む層624を形成する物質は一例であり、正孔注入輸送層、正孔輸送層、電子注入輸送層、電子輸送層、発光層、電子ブロック層、正孔ブロック層

などの機能性の各層を適宜積層することで発光素子を形成することができる。また、これらの各層を合わせた混合層又は混合接合を形成しても良い。発光層の層構造は変化しうるものであり、特定の電子注入領域や発光領域を備えていない代わりに、もっぱらこの目的用の電極を備えたり、発光性の材料を分散させて備えたりする変形は、本発明の趣旨を逸脱しない範囲において許容されうるものである。

#### 【0124】

次いで、有機化合物を含む層624上に透明導電膜からなる第2の電極625、即ち、有機発光素子の陰極（或いは陽極）を形成する。次いで、蒸着法またはスパッタ法により透明保護層626を形成する。透明保護層626は、第2の電極625を保護する。透明保護層626としては、PCVD法による緻密な無機絶縁膜（SiN、SiNO膜など）、スパッタ法による緻密な無機絶縁膜（SiN、SiNO膜など）、炭素を主成分とする薄膜（DLC膜、CN膜、アモルファスカーボン膜）、金属酸化物膜（WO<sub>2</sub>、CaF<sub>2</sub>、Al<sub>2</sub>O<sub>3</sub>、AlN<sub>x</sub>O<sub>y</sub>など）などを用いることが好ましい。透明とは、可視光の透過率が80～100%であることを指す。

#### 【0125】

次いで、透明な封止基板633をシール材628で貼り合わせて発光素子を封止する。即ち、発光表示装置は、表示領域の外周をシール材で囲み、一対の基板で封止される。TFTの層間絶縁膜は、基板全面に設けられているため、シール材のパターンが層間絶縁膜の外周縁よりも内側に描画された場合、シール材のパターンの外側に位置する層間絶縁膜の一部から水分や不純物が浸入する恐れがある。従って、TFTの層間絶縁膜として用いる平坦化絶縁膜の外周は、シール材のパターンの内側、好ましくは、シール材パターンと重なるようにして平坦化絶縁膜の端部をシール材が覆うようにする。なお、シール材628で囲まれた領域には透明な充填材627を充填する。透明な充填材627としては、紫外線硬化樹脂、熱硬化樹脂、シリコーン樹脂、エポキシ樹脂、アクリル樹脂、ポリイミド樹脂、フェノール樹脂、PVC（ポリビニルクロライド）、PVB（ポリビニルブチラル）またはEVA（エチレンビニルアセテート）を用いることが可能である。

#### 【0126】

また、シール材628で囲まれた領域に透明な充填材を充填する代わりに、乾燥した不活性ガスを充填してもよく、その場合には、表示を妨げない箇所に酸化カルシウムや酸化バリウムなどのような化学吸着によって水分を吸収する乾燥剤を配置する。

#### 【0127】

最後にFPC632を異方性導電膜631により公知の方法で端子電極と貼りつける。端子電極は、透明導電膜を用いることが好ましく、ゲート配線と同時に形成された端子電極上に形成する。（図8）

#### 【0128】

以上の工程によって、画素部と駆動回路と端子部とを同一基板上に形成することができる。

#### 【0129】

また、発光素子の光は、基板610及び封止基板633を通過して両側に取り出される。図8に示す構造は、基板と封止基板の両方を通過させて光を取り出す構造の発光装置である。

#### 【0130】

基板と封止基板の両方を通過させて光を取り出す構造の発光装置の構成に応じて、偏光板、円偏光板、またはそれらを組み合わせて設けることができる。その結果、きれいな黒表示を行え、コントラストが向上する。さらに、円偏光板を設けることにより反射光を防止することができる。

#### 【0131】

また、透明導電膜からなる第2の電極625に代えて反射性の金属材料を用いれば、下方射出型の発光装置とすることができる。また、透明導電膜からなる第1の電極623を用いれば上方射出型の発光装置とすることができる。

#### 【0132】

また、必要であれば、偏光板や円偏光板だけでなく、他の光学フィルム（位相差板、カラーフィルタ、色変換フィルターなど）やマイクロレンズアレイを設けてもよい。例えば、表示領域と重なる封止基板の発光素子側の面あるいは、観察者側の面にカラーフィルタを設け、表示部に設けたRGBの発光素子からそれぞれの発光の色純度を向上させてもよい。また、表示部に白色の発光素子を設け、カラーフィルタ、又はカラーフィルタ及び色変換層などを別途設けることによってフルカラー表示を可能とさせてもよい。

#### 【0133】

また、発光装置において、画面表示の駆動方法は特に限定されず、例えば、点順次駆動方法や線順次駆動方法や面順次駆動方法などを用いればよい。代表的には、線順次駆動方法とし、時分割階調駆動方法や面積階調駆動方法を適宜用いればよい。また、発光装置のソース線に inputs する映像信号は、アナログ信号であってもよいし、デジタル信号であってもよく、適宜、映像信号に合わせて駆動回路などを設計すればよい。

#### 【0134】

さらに、ビデオ信号がデジタルの発光装置において、画素に入力されるビデオ信号が定電圧（CV）のものと、定電流（CC）のものとがある。ビデオ信号が定電圧のもの（CV）には、発光素子に印加される電圧が一定のもの（CVCV）と、発光素子に印加される電流が一定のもの（CVCC）とがある。また、ビデオ信号が定電流のもの（CC）には、発光素子に印加される電圧が一定のもの（CCCCV）と、発光素子に印加される電流が一定のもの（CCCC）とがある。

#### 【0135】

また、発光装置において、静電破壊防止のための保護回路（保護ダイオードなど）を設けてもよい。

#### 【0136】

さらに、上記作製方法によって作製される発光表示パネルにFPCや、駆動用の駆動ICを実装する例について説明する。

#### 【0137】

図9（A）に示す図は、FPC1209を4カ所の端子部1208に貼り付けた発光装置の上面図の一例を示している。基板1210上には発光素子及びTF Tを含む画素部1202と、TF Tを含むゲート側駆動回路1203と、TF Tを含むソース側駆動回路1201とが形成されている。TF Tの活性層が結晶構造を有する半導体膜で構成されており、同一基板上にこれらの回路を形成している。従って、システムオンパネル化を実現したEL表示パネルを作製することができる。

#### 【0138】

なお、基板1210はコンタクト部以外において保護膜で覆われており、保護膜上に光触媒機能を有する物質を含む下地層が設けられている。

#### 【0139】

また、画素部を挟むように2カ所に設けられた接続領域1207は、発光素子の第2の電極を下層の配線とコンタクトさせるために設けている。なお、発光素子の第1の電極は画素部に設けられたTF Tと電気的に接続している。

#### 【0140】

また、封止基板1204は、画素部および駆動回路を囲むシール材1205、およびシール材に囲まれた充填材料によって基板1210と固定されている。また、透明な乾燥剤を含む充填材料を充填する構成としてもよい。また、画素部と重ならない領域に乾燥剤を配置してもよい。

#### 【0141】

また、図9（A）に示した構造は、XGAクラスの比較的大きなサイズ（例えば対角4.3インチ）の発光装置で好適な例を示したが、図9（B）は、狭額縁化させた小型サイズ（例えば対角1.5インチ）で好適なCOG方式を採用した例である。

#### 【0142】

図9（B）において、基板1310上に駆動IC1301が実装され、駆動ICの先に配置された端子部1308にFPC1309を実装している。実装される駆動IC1301は、生産性を向上させる観点から、一辺が300mmから1000mm以上の矩形状の基板上に複数個作り込むとよい。つまり、基板上に駆動回路部と入出力端子を一つのユニットとする回路パターンを複数個形成し、最後に分割して駆動ICを個別に取り出せばよい。駆動ICに用いるTFTの半導体層は、図1に示すレーザ照射装置で結晶化させたものを用いると高性能な駆動ICが得られる。駆動ICの長辺の長さは、画素部の一辺の長さや画素ピッチを考慮して、長辺が15～80mm、短辺が1～6mmの矩形状に形成してもよいし、画素領域の一辺、又は画素部の一辺と各駆動回路の一辺とを足した長さに形成してもよい。

#### 【0143】

駆動ICのICチップに対する外形寸法の優位性は長辺の長さであり、長辺が15～80mmで形成された駆動ICを用いると、画素部に対応して実装するのに必要な数がICチップを用いる場合よりも少なく済み、製造上の歩留まりを向上させることができる。また、ガラス基板上に駆動ICを形成すると、母体として用いる基板の形状に限定されないもので生産性を損なうことがない。これは、円形のシリコンウエハからICチップを取り出す場合と比較すると、大きな優位点である。

#### 【0144】

また、TAB方式を採用してもよく、その場合は、複数のテープを貼り付けて、該テープに駆動ICを実装すればよい。COG方式の場合と同様に、単数のテープに単数の駆動ICを実装してもよく、この場合には、強度の問題から、駆動ICを固定する金属片等を一緒に貼り付けるとよい。

#### 【0145】

また、基板1310もコンタクト部以外において保護膜で覆われており、保護膜上に光触媒機能を有する物質を含む下地層が設けられている。

#### 【0146】

また、画素部1302と駆動IC1301の間に設けられた接続領域1307は、発光素子の第2の電極を下層の配線とコンタクトさせるために設けている。なお、発光素子の第1の電極は画素部に設けられたTFTと電氣的に接続している。

#### 【0147】

また、封止基板1304は、画素部1302を囲むシール材1305、およびシール材に囲まれた充填材料によって基板1310と固定されている。

#### 【0148】

また、画素部のTFTの活性層として非晶質半導体膜を用いる場合には、駆動回路を同一基板上に形成することは困難であるため、大きなサイズであっても図9（B）の構成となる。

#### 【0149】

また、ここでは表示装置としてアクティブマトリクス型の発光装置の例を示したが、アクティブマトリクス型の液晶表示装置にも適用できることはいうまでもない。アクティブマトリクス型の液晶表示装置においては、マトリクス状に配置された画素電極を駆動することによって、画面上に表示パターンが形成される。詳しくは選択された画素電極と該画素電極に対応する対向電極との間に電圧が印加されることによって、素子基板に設けられた画素電極と対向基板に設けられた対向電極との間に配置された液晶層の光学変調が行われ、この光学変調が表示パターンとして観察者に認識される。対向基板と素子基板は、等間隔で配置され、液晶材料が充填されている。液晶材料は、シール材を閉パターンとして気泡が入らないように減圧下で液晶の滴下を行い、両方の基板を貼り合わせる方法を用いてもよいし、開口部を有するシールパターンを設け、TFT基板を貼りあわせた後に毛細管現象を用いて液晶を注入するディップ式（汲み上げ式）を用いてもよい。

#### 【0150】

また、カラーフィルタを用いずに、光シャッタを行い、RGBの3色のバックライト光

源を高速で点滅させるフィールドシーケンシャル方式の駆動方法を用いた液晶表示装置にも本発明は、適用できる。

#### 【0151】

また、本実施の形態は実施の形態1、実施の形態2、または実施の形態3と自由に組み合わせることができる。

#### 【0152】

(実施の形態5)

本実施例では、本発明を用いてCPU(中央演算装置:Central Processing Unit)を作製した例を図10(A)~図10(C)、図11(A)~図11(C)、図12(A)~図12(C)、図13(A)、図13(B)、及び、図14を用いて示す。

#### 【0153】

図10(A)に示すように、絶縁表面を有する基板1400上に下地絶縁膜1401を形成する。基板1400には、例えばバリウムホウケイ酸ガラスや、アルミノホウケイ酸ガラスなどのガラス基板を用いることができる。また、PET、PES、PENに代表されるプラスチックや、アクリル等の可撓性を有する合成樹脂からなる基板は、一般的に他の基板と比較して耐熱温度が低い傾向にあるが、本作製工程における処理温度に耐え得るのであれば用いることが可能である。

#### 【0154】

下地絶縁膜1401は基板1400中に含まれるNaなどのアルカリ金属やアルカリ土類金属が、半導体膜中に拡散し、半導体素子の特性に悪影響を及ぼすのを防ぐために設ける。よってアルカリ金属やアルカリ土類金属の半導体膜への拡散を抑えることができる酸化珪素や、窒化珪素、窒素を含む酸化珪素などの絶縁膜を用いて形成する。

#### 【0155】

下地絶縁膜1401上に非晶質半導体膜1402を形成する。非晶質半導体膜1402の膜厚は25~100nm(好ましくは30~60nm)とする。また非晶質半導体は珪素だけではなくシリコンゲルマニウムも用いることができ、シリコンゲルマニウムを用いる場合、ゲルマニウムの濃度は0.01~4.5atomic%程度であることが好ましい。ここでは66nmの珪素を主成分とする半導体膜(非晶質珪素膜、アモルファスシリコンとも表記する)を用いる。

#### 【0156】

その後、実施の形態1で説明したように、非晶質半導体膜1402に基本波であるレーザー光(レーザービーム)1405を照射して多光子吸収を生じさせる。(図10(B)参照)。なお、多光子吸収を生じさせるためには、レーザー光のパルス幅をピコ秒台、或いはフェムト秒台とする。このレーザー照射により、非晶質半導体膜1402は結晶化され、結晶構造を有する半導体膜(ここではポリシリコン膜)が形成される。

#### 【0157】

次いで、図10(C)に示すように、結晶構造を有する半導体膜を所定の形状にパターニングし、島状の半導体層1406a~1406eを得る。

#### 【0158】

次いで、必要があれば、薄膜トランジスタの電気特性であるしきい値をよりゼロに近づかせるために不純物元素(ボロンなど)を微量に添加する。

#### 【0159】

次いで、島状の半導体層1406a~1406eを覆う絶縁膜、いわゆるゲート絶縁膜1408を形成する。なお、ゲート絶縁膜1408の形成前に、島状の半導体膜の表面をフッ酸等により洗浄する。ゲート絶縁膜1408はプラズマCVD法またはスパッタ法を用い、厚さを10~150nm、好ましくは20~40nmとしてシリコンを含む絶縁膜で形成する。勿論、ゲート絶縁膜は酸化珪素膜に限定されるものでなく、他のシリコンを含む絶縁膜(窒化珪素膜や酸化窒化珪素膜など)を単層または積層構造として用いてもよい。

#### 【0160】

その後、ゲート絶縁膜1408上にゲート電極となる導電膜1409a、1409bを形成する。ここではゲート電極を2層構造としたが、勿論、単層であっても3層以上の積層であってもよい。導電膜1409a、1409bは、Ta、W、Ti、Mo、Al、Cuから選ばれた元素、または前記元素を主成分とする合金材料もしくは化合物材料で形成すればよい。

#### 【0161】

次いで、図11(A)に示すように、第1の導電膜1409a、第2の導電膜1409bを、エッチングするためのレジストマスク1410を形成する。なお、レジストマスク1410の端部はテーパ形状を有すればよく、レジストマスクの形状は扇形、又は台形となってもよい。

#### 【0162】

次いで、図11(B)に示すように、レジストマスク1410を用いて、第2の導電膜1409bを選択的にエッチングする。なお、第1の導電膜1409aは、ゲート絶縁膜や半導体膜がエッチングされないよう、いわゆるエッチングストッパーとして機能する。エッチングされた第2の導電膜1409bは、 $0.2\mu\text{m}$ 以上 $1.0\mu\text{m}$ 以下のゲート長1413を有する。

#### 【0163】

次いで、図11(C)に示すように、レジストマスク1410を設けた状態で、第1の導電膜1409aをエッチングする。このとき、ゲート絶縁膜1408と、第1の導電膜1409aとの選択比の高い条件で第1の導電膜1409aをエッチングする。この工程により、レジストマスク1410、第2の導電膜1409bも多少エッチングされ、さらに細くなることがある。以上のようにゲート長が $1.0\mu\text{m}$ 以下と非常に小さいゲート電極が形成される。

#### 【0164】

次いで、レジストマスク1410を $\text{O}_2$ アッシングやレジスト剥離液により除去し、不純物添加用のレジストマスク1415を適宜、形成する。ここでは、pチャネル型TFETとなる領域を覆うようにレジストマスク1415を形成する。

#### 【0165】

次いで、図12(A)に示すように、nチャネル型TFETとなる領域に、ゲート電極をマスクとして自己整合的に不純物元素であるリン(P)を添加する。ここでは、ホスフィン( $\text{PH}_3$ )を $60\sim 80\text{keV}$ でドーピングする。この工程によって、nチャネル型のTFETとなる領域に、不純物領域1416a~1416cが形成される。

#### 【0166】

次いで、レジストマスク1415を除去して、nチャネル型TFETとなる領域を覆うようにレジストマスク1417を形成する。次いで、図12(B)に示すように、ゲート電極をマスクとして、自己整合的に不純物元素であるボロン(B)を添加する。この工程によって、pチャネル型TFETとなる領域に不純物領域1418a、1418bが形成される。

#### 【0167】

次いで、レジストマスク1417を除去した後、図12(C)に示すように、ゲート電極の側面を覆う絶縁膜、いわゆるサイドウォール1419a~1419cを形成する。サイドウォールは、プラズマCVD法や減圧CVD(LPCVD)法を用いて、珪素を有する絶縁膜を形成した後、適宜、エッチングを行うことにより形成することができる。

#### 【0168】

次いで、pチャネル型のTFET上にレジストマスク1421を形成し、フォスフィン( $\text{PH}_3$ )を $15\sim 25\text{keV}$ でドーピングし、高濃度不純物領域、いわゆるソース領域及びドレイン領域を形成する。この工程によって、図12(C)に示すように、サイドウォール1419a~1419cをマスクとして、自己整合的に高濃度不純物領域1420a~1420cが形成される。

#### 【0169】

次いで、レジストマスク1421を $O_2$ アッシングやレジスト剝離液により除去する。

#### 【0170】

次いで、各不純物領域を活性化するための加熱処理を行う。ここでは、実施の形態1に示したレーザ照射方法を用いて不純物領域の活性化を行う。また、基板を窒素雰囲気中で550℃に加熱することにより不純物領域の活性化を行ってもよい。

#### 【0171】

次いで、ゲート絶縁膜1408およびゲート電極を覆う第1の層間絶縁膜1422を形成する。第1の層間絶縁膜1422は水素を有する無機絶縁膜、例えば窒化珪素膜を用いる。

#### 【0172】

その後、加熱処理を行い、水素化を施す。第1の層間絶縁膜1422である窒化珪素膜から放出される水素により、酸化珪素膜や珪素膜のダングリングボンドを終端する。

#### 【0173】

次いで、図13(A)に示すように、第1の層間絶縁膜1422を覆うように第2の層間絶縁膜1423を形成する。第2の層間絶縁膜1423は、無機材料（酸化珪素、窒化珪素、酸素を含む窒化珪素など）、感光性または非感光性の有機材料（ポリイミド、アクリル、ポリアミド、ポリイミドアミド、レジストまたはベンゾシクロブテン）、珪素（Si）と酸素（O）との結合で骨格構造が構成され、置換基に少なくとも水素を含む、または置換基にフッ素、アルキル基、または芳香族炭化水素のうち少なくとも1種を有する材料、いわゆるシロキサン、及びそれらの積層構造を用いることができる。

#### 【0174】

次いで、ゲート絶縁膜1408、第1の絶縁膜1422、第2の絶縁膜1423に開口部、いわゆるコンタクトホールを形成する。そして、図13(B)に示すように各不純物領域と接続する配線1425a~1425eを形成する。また、必要であれば、同時にゲート電極と接続する配線も形成する。なお、これらの配線は、アルミニウム（Al）、チタン（Ti）、モリブデン（Mo）、タングステン（W）もしくはシリコン（Si）の元素からなる膜又はこれらの元素を用いた合金膜を用いればよい。加えて、これらの配線は、ニッケル、コバルト、鉄のうち少なくとも1種の元素、及び炭素を含むアルミニウム合金膜で形成してもよい。

#### 【0175】

以上のようにして、低濃度不純物領域を有するように形成するLDD構造からなり、ゲート長が1.0 $\mu$ m以下となるnチャネル型の薄膜トランジスタを形成することができる。また、低濃度不純物領域を有さないように形成するいわゆるシングル・ドレイン構造からなり、ゲート長が1.0 $\mu$ m以下となるpチャネル型の薄膜トランジスタが完成する。なおゲート長が1.0 $\mu$ m以下となるTFETをサブミクロンTFETとも表記できる。pチャネル型の薄膜トランジスタは、ホットキャリアによる劣化や短チャネル効果が生じにくいことから、シングル・ドレイン構造とすることができる。

#### 【0176】

なお本発明において、pチャネル型の薄膜トランジスタをLDD構造としてもよい。さらにnチャネル型の薄膜トランジスタ、及びpチャネル型の薄膜トランジスタにおいて、LDD構造に代えて、低濃度不純物領域がゲート電極と重なる、いわゆるGOLD構造を有してもよい。

#### 【0177】

以上のように形成された薄膜トランジスタを有する半導体装置、本実施例においてはCPUを作製することができ、駆動電圧5Vで、動作周波数30MHzと高速動作が可能となる。

#### 【0178】

次に、上述の薄膜トランジスタを適宜用いて各種回路を構成する例を図14を用いて説明する。図14はガラス基板1600上に形成したCPUのブロック図を示している。

#### 【0179】

図14に示すCPUは、基板1600上に、演算回路(ALU:Arithmetic logic unit)1601、演算回路用の制御部(ALU Controller)1602、命令解析部(Instruction Decoder)1603、割り込み制御部(Interrupt Controller)1604、タイミング制御部(Timing Controller)1605、レジスタ(Register)1606、レジスタ制御部(Register Controller)1607、バスインターフェース(Bus I/F)1608、書き換え可能なROM1609、ROMインターフェース(ROM I/F)1620とを主に有している。またROM1609及びROM I/F1620は、別チップに設けても良い。

#### 【0180】

勿論、図14に示すCPUは、その構成を簡略化して示した一例にすぎず、実際のCPUはその用途によって多種多様な構成を有している。

#### 【0181】

バスインターフェース1608を介してCPUに入力された命令は、命令解析部1603に入力され、デコードされた後、演算回路用の制御部1602、割り込み制御部1604、レジスタ制御部1607、タイミング制御部1605に入力される。

#### 【0182】

演算回路用の制御部1602、割り込み制御部1604、レジスタ制御部1607、タイミング制御部1605は、デコードされた命令に基づき、各種制御を行う。具体的に演算回路用の制御部1602は、演算回路1601の動作を制御するための信号を生成する。また、割り込み制御部1604は、CPUのプログラム実行中に、外部の入出力装置や、周辺回路からの割り込み要求を、その優先度やマスク状態から判断し、処理する。レジスタ制御部1607は、レジスタ1606のアドレスを生成し、CPUの状態に応じてレジスタ1606の読み出しや書き込みを行う。

#### 【0183】

また、タイミング制御部1605は、演算回路1601、演算回路用の制御部1602、命令解析部1603、割り込み制御部1604、レジスタ制御部1607の動作のタイミングを制御する信号を生成する。例えばタイミング制御部1605は、基準クロック信号CLK1(1621)を元に、内部クロック信号CLK2(1622)を生成する内部クロック生成部を備えており、クロック信号CLK2を上記各種回路に供給する。

#### 【0184】

本発明により、一度の走査で広い面積のレーザ光照射を行うことができるので、低コストなCPUを作製することができる。

#### 【0185】

また、本実施の形態は実施の形態1、実施の形態2、実施の形態3、または実施の形態4と自由に組み合わせることができる。

#### 【0186】

(実施の形態6)

ここでは、本発明を用いてICタグを作製した例を図15(A)～図15(E)、図16(A)～図16(E)、図17(A)～図17(C)、図18(A)、及び図18(B)を用いて示す。

#### 【0187】

なお、ICタグの集積回路に用いられる半導体素子として絶縁分離されたTFETを用いた例を以下に示すが、ICタグの集積回路に用いられる半導体素子はTFETに限定されず、あらゆる素子を用いることができる。例えば、TFETの他に、記憶素子、ダイオード、光電変換素子、抵抗素子、コイル、容量素子、インダクタなどが代表的に挙げられる。

#### 【0188】

まず、図15(A)に示すように、スパッタ法を用いてガラス基板(第1の基板)1500上に剥離層1501を形成する。剥離層1501は、スパッタ法、減圧CVD法、プラズマCVD法等を用いて形成することができる。本実施例では、膜厚50nm程度の非晶質シリコンを減圧CVD法で形成し、剥離層1501として用いる。なお剥離層150

1 はシリコンに限定されず、エッチングにより選択的に除去できる材料（例えば、W、Mo など）で形成すれば良い。剥離層 1501 の膜厚は、50～60 nm とするのが望ましい。

#### 【0189】

次いで、剥離層 1501 上に、下地絶縁膜 1502 を形成する。下地絶縁膜 1502 は第 1 の基板中に含まれる Na などのアルカリ金属やアルカリ土類金属が、半導体膜中に拡散し、TFET などの半導体素子の特性に悪影響を及ぼすのを防ぐために設ける。また、下地絶縁膜 1502 は、後の半導体素子を剥離する工程において、半導体素子を保護する役目も有している。下地絶縁膜 1502 は単層であっても複数の絶縁膜を積層したものであっても良い。よってアルカリ金属やアルカリ土類金属の半導体膜への拡散を抑えることができる酸化珪素や、窒化珪素、窒素を含む酸化珪素（SiON）、酸素を含む窒化珪素（SiNO）などの絶縁膜を用いて形成する。

#### 【0190】

次に、下地絶縁膜 1502 上に半導体膜を形成する。半導体膜 1503 は、下地膜 1502 を形成した後、大気に曝さずに形成することが望ましい。半導体膜の膜厚は 20～200 nm（望ましくは 40～170 nm、好ましくは 50～150 nm）とする。

#### 【0191】

そして、実施の形態 1 に従って、半導体膜 1503 に対して、基本波であるレーザ光を照射し、多光子吸収を生じさせることによって結晶化する。半導体膜へのレーザ光の照射により、結晶構造を有する半導体膜 1504 が形成される。なお、図 15（A）は、レーザ光の走査途中を示す断面図である。

#### 【0192】

次いで、図 15（B）に示すように、結晶構造を有する半導体膜 1504 をパターンニングして、島状の半導体層 1506～1508 を形成した後、ゲート絶縁膜 1509 を形成する。ゲート絶縁膜 1509 は、プラズマ CVD 法又はスパッタリング法などを用い、窒化珪素、酸化珪素、窒素を含む酸化珪素又は酸素を含む窒化珪素を含む膜を、単層で、又は積層させて形成することができる。

#### 【0193】

なお、ゲート絶縁膜 1509 を形成した後、3～100% の水素を含む雰囲気中で、300～450℃ で 1～12 時間の熱処理を行ない、島状の半導体膜 1506～1508 を水素化する工程を行なっても良い。また、水素化の他の手段として、プラズマ水素化（プラズマにより励起された水素を用いる）を行っても良い。

#### 【0194】

次に図 15（C）に示すように、ゲート電極 1510～1512 を形成する。ここでは、Si と W をスパッタ法で積層するように形成した後、レジスト 1513 をマスクとしてエッチングを行なうことにより、ゲート電極 1510～1512 を形成した。勿論、ゲート電極 1510～1512 の導電材料、構造、作製方法は、これに限定されるものではなく、適宜選択することができる。例えば、n 型を付与する不純物がドーピングされた Si と NiSi（ニッケルシリサイド）との積層構造や、Ta<sub>2</sub>N（窒化タンタル）と W（タングステン）の積層構造としてもよい。また、種々の導電材料を用いて単層で形成しても良い。また、ゲート電極とアンテナとを同時に形成する場合には、それらの機能を考慮して材料を選択すればよい。

#### 【0195】

また、レジストマスクの代わりに、SiO<sub>x</sub> 等のマスクを用いてもよい。この場合、パターンニングして SiO<sub>x</sub>、SiON 等のマスク（ハードマスクと呼ばれる。）を形成する工程が加わるが、エッチング時におけるマスクの膜減りがレジストよりも少ないため、所望の幅のゲート電極 1510～1512 を形成することができる。また、レジスト 1513 を用いずに、液滴吐出法を用いて選択的にゲート電極 1510～1512 を形成しても良い。

#### 【0196】

次いで、図15(D)に示すように、pチャネル型TFTとなる島状の半導体膜1507をレジスト4515で覆い、ゲート電極1510、1512をマスクとして、島状の半導体膜1506、1508に、n型を付与する不純物元素(代表的にはP(リン)又はAs(砒素))を低濃度にドーピングする。このドーピング工程によって、ゲート絶縁膜1509を介してドーピングがなされ、島状の半導体膜1506、1508に、一対の低濃度不純物領域1516、1517が形成される。なお、このドーピング工程は、pチャネル型TFTとなる島状の半導体膜1507をレジストで覆わずに行っても良い。

#### 【0197】

次いで、図15(E)に示すように、レジスト1515をアッシング等により除去した後、nチャネル型TFTとなる島状の半導体膜1506、1508を覆うように、レジスト1518を新たに形成し、ゲート電極1511をマスクとして、島状の半導体膜4507に、p型を付与する不純物元素(代表的にはB(ホウ素))を高濃度にドーピングする。このドーピング工程によって、ゲート絶縁膜1509を介してドーピングがなされ、島状の半導体膜1507に、一対のp型の高濃度不純物領域1520が形成される。

#### 【0198】

次いで、図16(A)に示すように、レジスト1518をアッシング等により除去した後、ゲート絶縁膜1509及びゲート電極1510~1512を覆うように、絶縁膜1521を形成する。

#### 【0199】

その後、エッチバック法により、絶縁膜1521、ゲート絶縁膜1509を部分的にエッチングし、図16(B)に示すように、ゲート電極1510~1512の側壁に接するサイドウォール1522~1524を自己整合的(セルフアライン)に形成する。エッチングガスとしては、 $\text{CHF}_3$ とHeの混合ガスを用いた。なお、サイドウォールを形成する工程は、これらに限定されるものではない。

#### 【0200】

次いで、図15(C)に示すように、pチャネル型TFTとなる島状の半導体膜1507を覆うように、レジスト1526を新たに形成し、ゲート電極1510、1512及びサイドウォール1522、1524をマスクとして、n型を付与する不純物元素(代表的にはP又はAs)を高濃度にドーピングする。このドーピング工程によって、ゲート絶縁膜1509を介してドーピングがなされ、島状の半導体膜1506、1508に、一対のn型の高濃度不純物領域1527、1528が形成される。

#### 【0201】

次に、レジスト1526をアッシング等により除去した後、不純物領域の熱活性化を行っても良い。例えば、50nmのSiON膜を成膜した後、550℃、4時間、窒素雰囲気下において、加熱処理を行えばよい。また、水素を含むSiNx膜を、100nmの膜厚に形成した後、410℃、1時間、窒素雰囲気下において、加熱処理を行なうことにより、多結晶半導体膜の欠陥を改善することができる。これは、例えば、多結晶半導体膜中に存在するダングリングボンドを終端させるものであり、水素化処理工程などと呼ばれる。

#### 【0202】

上述した一連の工程により、nチャネル型TFT1530、pチャネル型TFT1531、nチャネル型TFT1532が形成される。上記作製工程において、エッチバック法の条件を適宜変更し、サイドウォールのサイズを調整することで、チャネル長0.2μm~2μmのTFTを形成することができる。

#### 【0203】

さらに、この後、TFT1530~1532を保護するためのパッシベーション膜を形成しても良い。

#### 【0204】

次いで、図16(D)に示すように、TFT1530~1532を覆うように、第1の層間絶縁膜1533を形成する。

#### 【0205】

さらに、第1の層間絶縁膜1533上に、第2の層間絶縁膜1534を形成する。なお、第1の層間絶縁膜1533又は第2の層間絶縁膜1534と、後に形成される配線を構成する導電材料等との熱膨張率の差から生じる応力によって、第1の層間絶縁膜1533又は第2の層間絶縁膜1534の膜剥がれや割れが生じるのを防ぐために、第1の層間絶縁膜1533又は第2の層間絶縁膜1534中にフィラーを混入させておいても良い。

#### 【0206】

次いで、図16(D)に示すように、第1の層間絶縁膜1533、第2の層間絶縁膜1534及びゲート絶縁膜1509にコンタクトホールを形成し、TF T1530~1532に接続する配線1535~1539を形成する。なお、配線1535、1536はnチャンネル型TF T1530の高濃度不純物領域1527に、配線1536、1537はpチャンネル型TF T1531の高濃度不純物領域1520に、配線1538、1539はnチャンネル型TF T1532の高濃度不純物領域1528に、それぞれ接続されている。さらに配線1539は、nチャンネル型TF T1532のゲート電極1512にも接続されている。nチャンネル型TF T1532は、乱数ROMのメモリ素子として用いることができる。

#### 【0207】

次いで、図16(E)に示すように、配線1535~1539を覆うように、第2の層間絶縁膜1534上に第3の層間絶縁膜1541を形成する。第3の層間絶縁膜1541は、配線1535が一部露出する様な位置に開口部を有するように形成する。なお、第3の層間絶縁膜1541は、第1の層間絶縁膜1533と同様の材料を用いて形成することが可能である。

#### 【0208】

次に、第3の層間絶縁膜1541上にアンテナ1542を形成する。アンテナ1542は、Ag、Au、Cu、Pd、Cr、Mo、Ti、Ta、W、Al、Fe、Co、Zn、Sn、Niなどの金属、金属化合物を1つまたは複数有する導電材料を用いることができる。そしてアンテナ1542は、配線1535と接続されている。なお、図16(E)では、アンテナ1542が配線1535と直接接続されているが、本発明のICタグはこの構成に限定されない。例えば別途形成した配線を用いて、アンテナ1542と配線1535とを電氣的に接続するようにしても良い。

#### 【0209】

アンテナ1542は印刷法、フォトリソグラフィ法、蒸着法または液滴吐出法などを用いて形成することができる。図16(E)では、アンテナ1542が単層の導電膜で形成されているが、複数の導電膜が積層されたアンテナ1542を形成することも可能である。例えば、Niなどで形成した配線に、Cuを無電解めっきでコーティングして、アンテナ1542を形成しても良い。

#### 【0210】

なお液滴吐出法とは、所定の組成物を含む液滴を細孔から吐出して所定のパターンを形成する方法を意味し、インクジェット法などがその範疇に含まれる。また印刷法にはスクリーン印刷法、オフセット印刷法などが含まれる。印刷法、液滴吐出法を用いることで、露光用のマスクを用いずとも、アンテナ1542を形成することが可能になる。また、液滴吐出法、印刷法だと、フォトリソグラフィ法と異なり、エッチングにより除去されてしまうような材料の無駄がない。また高価な露光用のマスクを用いなくとも良いので、ICタグの作製に費やされるコストを抑えることができる。

#### 【0211】

液滴吐出法または各種印刷法を用いる場合、例えば、CuをAgでコートした導電粒子なども用いることが可能である。なお液滴吐出法を用いてアンテナ1542を形成する場合、該アンテナ1542の密着性が高まるような処理を、第3の層間絶縁膜1541の表面に施すことが望ましい。

#### 【0212】

密着性を高めることができる方法として、具体的には、例えば触媒作用により導電膜または絶縁膜の密着性を高めることができる金属または金属化合物を第3の層間絶縁膜1541の表面に付着させる方法、形成される導電膜または絶縁膜との密着性が高い有機系の絶縁膜、金属、金属化合物を第3の層間絶縁膜1541の表面に付着させる方法、第3の層間絶縁膜1541の表面に大気圧下または減圧下においてプラズマ処理を施し、表面改質を行なう方法などが挙げられる。

#### 【0213】

第3の層間絶縁膜1541に付着させる金属または金属化合物が導電性を有する場合、アンテナの正常な動作が妨げられないように、そのシート抵抗を制御する。具体的には、導電性を有する金属または金属化合物の平均の厚さを、例えば1～10nmとなるように制御したり、該金属または金属化合物を酸化により部分的に、または全体的に絶縁化したりすれば良い。或いは、密着性を高めたい領域以外は、付着した金属または金属化合物をエッチングにより選択的に除去しても良い。また金属または金属化合物を、予め基板の全面に付着させるのではなく、液滴吐出法、印刷法、ゾルーゲル法などを用いて特定の領域にのみ選択的に付着させても良い。なお金属または金属化合物は、第3の層間絶縁膜1541の表面において完全に連続した膜状である必要はなく、ある程度分散した状態であっても良い。

#### 【0214】

そして、図17(A)に示すように、アンテナ1542を形成した後、アンテナ1542を覆うように、第3の層間絶縁膜1541上に保護層1545を形成する。保護層1545は、後に剥離層1501をエッチングにより除去する際に、アンテナ1542を保護することができる材料を用いる。例えば、水またはアルコール類に可溶なエポキシ系、アクリレート系、シリコン系の樹脂を全面に塗布することで保護層1545を形成することができる。

#### 【0215】

次いで、図17(B)に示すように、ICタグを個別に分離するために溝1546を形成する。溝1546は、剥離層1501が露出する程度であれば良い。溝1546の形成は、ダイシング、スクライピングなどを用いることができる。なお、第1の基板1500上に形成されているICタグを分離する必要がない場合、必ずしも溝1546を形成する必要はない。

#### 【0216】

次いで、図17(C)に示すように、剥離層1501をエッチングにより除去する。ここでは、エッチングガスとしてハロゲン化フッ素を用い、該ガスを溝1546から導入する。例えば $\text{CF}_3$ （三フッ化塩素）を用い、温度を350℃とし、流量を300sccmとし、気圧を798パスカル（798Pa）とし、処理時間を3時間とした条件で行なう。また、 $\text{CF}_3$ ガスに窒素を混ぜたガスを用いても良い。 $\text{CF}_3$ 等のハロゲン化フッ素を用いることで、剥離層1501が選択的にエッチングされ、第1の基板1500をTF1530～1532から剥離することができる。なおハロゲン化フッ素は、気体であっても液体であってもどちらでも良い。

#### 【0217】

次に図18(A)に示すように、剥離されたTF1530～1532及びアンテナ1542を、接着剤1550を用いて第2の基板1551に貼り合わせる。接着剤1550は、第2の基板1551と下地膜1502とを貼り合わせることができる材料を用いる。接着剤1550は、例えば反応硬化型接着剤、熱硬化型接着剤、紫外線硬化型接着剤等の光硬化型接着剤、嫌気型接着剤などの各種硬化型接着剤を用いることができる。

#### 【0218】

なお、第2の基板1551として、フレキシブルな紙またはプラスチックなどの有機材料を用いることができる。

#### 【0219】

次いで、図18(B)に示すように、保護層1545を除去した後、アンテナ1542

を覆うように接着剤 1552 を第 3 の層間絶縁膜 1541 上に塗布し、カバー材 1553 を貼り合わせる。カバー材 1553 は第 2 の基板 1551 と同様に、フレキシブルな紙またはプラスチックなどの有機材料を用いることができる。接着剤 1552 の厚さは、例えば  $10 \sim 200 \mu\text{m}$  とすれば良い。

#### 【0220】

また接着剤 1552 は、カバー材 1553 と第 3 の層間絶縁膜 1541 及びアンテナ 1542 とを貼り合わせることができる材料を用いる。接着剤 1552 は、例えば反応硬化型接着剤、熱硬化型接着剤、紫外線硬化型接着剤等の光硬化型接着剤、嫌気型接着剤などの各種硬化型接着剤を用いることができる。

#### 【0221】

上述した各工程を経て、IC タグが完成する。上記作製方法によって、トータルの膜厚  $0.3 \mu\text{m}$  以上  $3 \mu\text{m}$  以下、代表的には  $2 \mu\text{m}$  程度の飛躍的に薄い集積回路を第 2 の基板 1551 とカバー材 1553 との間に形成することができる。

#### 【0222】

なお、集積回路の厚さは、半導体素子自体の厚さのみならず、接着剤 1550 と接着剤 1552 との間に形成された各種絶縁膜及び層間絶縁膜の厚さを含めるものとする。また、IC タグが有する集積回路の占める面積を、 $5 \text{mm}$  四方 ( $25 \text{mm}^2$ ) 以下、より望ましくは  $0.3 \text{mm}$  四方 ( $0.09 \text{mm}^2$ )  $\sim$   $4 \text{mm}$  四方 ( $16 \text{mm}^2$ ) 程度とすることができる。

#### 【0223】

なお、本実施の形態では、耐熱性の高い第 1 の基板 1500 と集積回路の間に剥離層を設け、エッチングにより該剥離層を除去することで基板と集積回路とを剥離する方法について示したが、本発明の IC タグの作製方法は、この構成に限定されない。例えば、耐熱性の高い基板と集積回路の間に金属酸化膜を設け、該金属酸化膜を結晶化により脆弱化して集積回路を剥離しても良い。或いは、耐熱性の高い基板と集積回路の間に、水素を含む非晶質半導体膜を用いた剥離層を設け、レーザー光の照射により該剥離層を除去することで基板と集積回路とを剥離しても良い。或いは、集積回路が形成された耐熱性の高い基板を機械的に削除または溶液やガスによるエッチングで除去することで集積回路を基板から切り離しても良い。

#### 【0224】

なお、本実施の形態では、アンテナを集積回路と同じ基板上に形成している例について説明したが、本発明はこの構成に限定されない。別の基板上に形成したアンテナと集積回路とを、後に貼り合わせることで、電気的に接続するようにしても良い。

#### 【0225】

なお一般的に RF IC で用いられている電波の周波数は、 $13.56 \text{MHz}$ 、 $2.45 \text{GHz}$  が多く、該周波数の電波を検波できるように IC タグを形成することが、汎用性を高める上で非常に重要である。

#### 【0226】

また本実施例の IC タグでは、半導体基板を用いて形成された RF IC よりも電波が遮蔽されにくく、電波の遮蔽により信号が減衰するのを防ぐことができるというメリットを有している。よって、半導体基板を用いずに済むので、IC タグのコストを大幅に低くすることができる。

#### 【0227】

なお、本実施の形態では、集積回路を剥離して、可撓性を有する基板に貼り合わせる例について説明したが、本発明はこの構成に限定されない。例えばガラス基板のように、集積回路の作製工程における熱処理に耐えうるような、耐熱温度を有している基板を用いる場合、必ずしも集積回路を剥離する必要はない。

#### 【0228】

また、本実施の形態は実施の形態 1、実施の形態 2、実施の形態 3、実施の形態 4、または実施の形態 5 と自由に組み合わせることができる。

## 【0229】

### （実施の形態7）

本発明のレーザ照射装置を用いて作製したTFTを様々な電子機器を完成させることができる。そのような電子機器としては、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ、ナビゲーションシステム、音響再生装置（カーオーディオ、オーディオコンボ等）、パーソナルコンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等）、記録媒体を備えた画像再生装置（具体的にはDigital Versatile Disc（DVD）等の記録媒体を再生し、その画像を表示するディスプレイを備えた装置）などが挙げられる。

## 【0230】

本発明を用いることにより、半導体膜に対して良好にレーザ照射処理を行うことができるため、基板上において半導体素子のレイアウトや大きさの自由度を高くすることや、集積度を向上することが可能となる。また、製作した半導体素子の製品品質は良好な状態であり、かつばらつきをなくすることが可能になる。その具体例を図19を用いて説明する。

## 【0231】

図19（A）は表示装置であり、筐体1901、支持台1902、表示部1903、スピーカ部1904、ビデオ入力端子1905などを含む。この表示装置は、他の実施例で示した作製方法により形成した薄膜トランジスタをその表示部1903および駆動回路に用いることにより作製される。なお、表示装置には液晶表示装置、発光装置などがあり、具体的にはコンピュータ用、テレビ受信用、広告表示用などの全ての情報表示用表示装置が含まれる。

## 【0232】

図19（B）はコンピュータであり、筐体1911、表示部1912、キーボード1913、外部接続ポート1914、ポインティングマウス1915などを含む。上述した実施の形態で示した作製方法を用いることにより、表示部1912やその他の回路への適用が可能である。さらに、本発明は本体内部のCPU、メモリなどの半導体装置にも適用が可能である。

## 【0233】

また、図19（C）は携帯電話であり、携帯情報端末の1つの代表例である。この携帯電話は筐体1921、表示部1922、センサ部1924、操作キー1923などを含む。センサ部1924は、光センサ素子を有しており、センサ部1924で得られる照度に合わせて表示部1922の輝度コントロールを行ったり、センサ部1924で得られる照度に合わせて操作キー1923の照明制御を行うことで携帯電話の消費電流を抑えることができる。また、CCDなどの撮像機能を有する携帯電話であれば、光学ファインダーの近くに設けられたセンサ部1924のセンサ受光量が変化することで撮影者が光学ファインダーを覗いたか否かを検出する。撮影者が光学ファインダーを覗いている場合には、表示部1922をオフとすることで消費電力を抑えることができる。

## 【0234】

上記の携帯電話を初めとして、PDA（Personal Digital Assistants、情報携帯端末）、デジタルカメラ、小型ゲーム機などの電子機器は携帯情報端末であるため、表示画面が小さい。従って、上述した実施の形態で示した微細なトランジスタを用いてCPU、メモリ、センサなどの機能回路を形成することによって、小型・軽量化を図ることができる。

## 【0235】

また、本発明のレーザ照射装置を用いて作成したTFTを薄膜集積回路、または非接触型薄膜集積回路装置（無線ICタグ、RFID（無線認証、Radio Frequency Identification）とも呼ばれる）として用いることもできる。また、ICタグを様々な電子機器に貼り付けることにより、電子機器の流通経路などを明確にすることができる。

## 【0236】

図19（D）は、パスポート1941に無線ICタグ1942を付けている状態を示して

いる。また、パスポート 1941 に無線 IC タグを埋め込んでもよい。同様にして、運転免許証、クレジットカード、紙幣、硬貨、証券、商品券、チケット、トラベラーズチェック (T/C)、健康保険証、住民票、戸籍謄本などに無線 IC タグを付けたり埋め込むことができる。この場合、本物であることを示す情報のみを無線 IC タグに入力しておき、不正に情報を読み取ったり書き込んだりできないようにアクセス権を設定する。これは、他の実施例で示したメモリを用いることにより実現できる。このようにタグとして利用することによって、偽造されたものと区別することが可能になる。

#### 【0237】

このほかに、無線 IC タグをメモリとして用いることも可能である。図 19 (E) は無線 IC タグ 1951 を野菜の野菜の包装に貼り付けるラベルに用いた場合の例を示している。また、包装そのものに無線 IC タグを貼り付けたり埋め込んだりしても構わない。無線 IC タグ 1951 には、生産地、生産者、製造年月日、加工方法などの生産段階のプロセスや、商品の流通プロセス、価格、数量、用途、形状、重量、賞味期限、各種認証情報などを記録することが可能になる。無線 IC タグ 1951 からの情報は、無線式のリーダ 1952 のアンテナ部 1953 で受信して読み取り、リーダ 1952 の表示部 1954 に表示することによって、卸売業者、小売業者、消費者が把握することが容易になる。また、生産者、取引業者、消費者のそれぞれに対してアクセス権を設定することによって、アクセス権を有しない場合は読み込み、書き込み、書き換え、消去ができない仕組みになっている。

#### 【0238】

また、無線 IC タグは以下のように用いることができる。会計の際に無線 IC タグに会計を済ませたことを記入し、出口にチェック手段を設け、会計済みであることを無線 IC タグに書き込まれているかをチェックする。会計を済ませていないで店を出ようとすると、警報が鳴る。この方法によって、会計のし忘れや万引きを予防することができる。

#### 【0239】

さらに、顧客のプライバシー保護を考慮すると、次のような方法にすることも可能である。レジで会計をする段階で、(1) 無線 IC タグに入力されているデータを暗証番号などでロックする、(2) 無線 IC タグに入力されているデータそのものを暗号化する、(3) 無線 IC タグに入力されているデータを消去する、(4) 無線 IC タグに入力されているデータを破壊する、のいずれかを行う。これらは他の実施例にて挙げたメモリを用いることによって実現することができる。そして、出口にチェック手段を設け、(1) ~ (4) のいずれかの処理が行われたか、または無線 IC タグのデータに何も処理が行われていない状態であるかをチェックすることによって、会計の有無をチェックする。このようにすると、店内では会計の有無を確認することが可能であり、店外では所有者の意志に反して無線 IC タグの情報を読み取られることを防止することができる。

#### 【0240】

以上に挙げた無線 IC タグは、従来用いているバーコードより製造コストが高いため、コスト低減を図る必要がある。本発明を用いることによって、一度の走査で形成される大粒径結晶の領域の幅を拡大することができ、隣り合う結晶化領域の境界部（すなわち微結晶領域）の割合が従来と比較して大幅に減少し、無駄なく半導体素子を形成することができるため、コストの低減に有効である。また、どの無線 IC タグも品質が高く、かつ性能のばらつきがないように製作することができる。

#### 【0241】

以上のように、本発明により作製された半導体装置の適用範囲は極めて広く、本発明により作製された半導体装置を様々な分野の電子機器に用いることができる。

#### 【0242】

また、本実施の形態は、実施の形態 1、実施の形態 2、実施の形態 3、実施の形態 4、実施の形態 5、または実施の形態 6 と自由に組み合わせることができる。

#### 【産業上の利用可能性】

#### 【0243】

本発明により、波長変換のための非線形光学素子を必要とせず、非常に大出力なレーザービームを得ることができる。従って、一度の走査で形成される大粒径結晶の領域の幅を拡大することができるため、格段に生産性を向上させることができる。

【図面の簡単な説明】

【0244】

- 【図1】 本発明のレーザー照射装置の一例を示す斜視図。
- 【図2】 本発明の光学系を示す図である。
- 【図3】 光学顕微鏡で得られた写真図である。
- 【図4】 SEMで得られた写真図である。
- 【図5】 トップゲート型TF Tの作製工程の断面図である。
- 【図6】 GOLD構造のTF Tの一例を示す断面図である。
- 【図7】 デュアルゲート構造のTF Tの一例を示す断面図である。
- 【図8】 表示装置の断面図の一例を示す図である。
- 【図9】 表示装置の上面図を示す図である。
- 【図10】 CPUの作製工程を示す断面図。
- 【図11】 CPUの作製工程を示す断面図。
- 【図12】 CPUの作製工程を示す断面図。
- 【図13】 CPUの作製工程を示す断面図。
- 【図14】 CPUのブロック図。
- 【図15】 ICTタグの作製工程を示す断面図。
- 【図16】 ICTタグの作製工程を示す断面図。
- 【図17】 ICTタグの作製工程を示す断面図。
- 【図18】 ICTタグの作製工程を示す断面図。
- 【図19】 電子機器の一例を示す図。

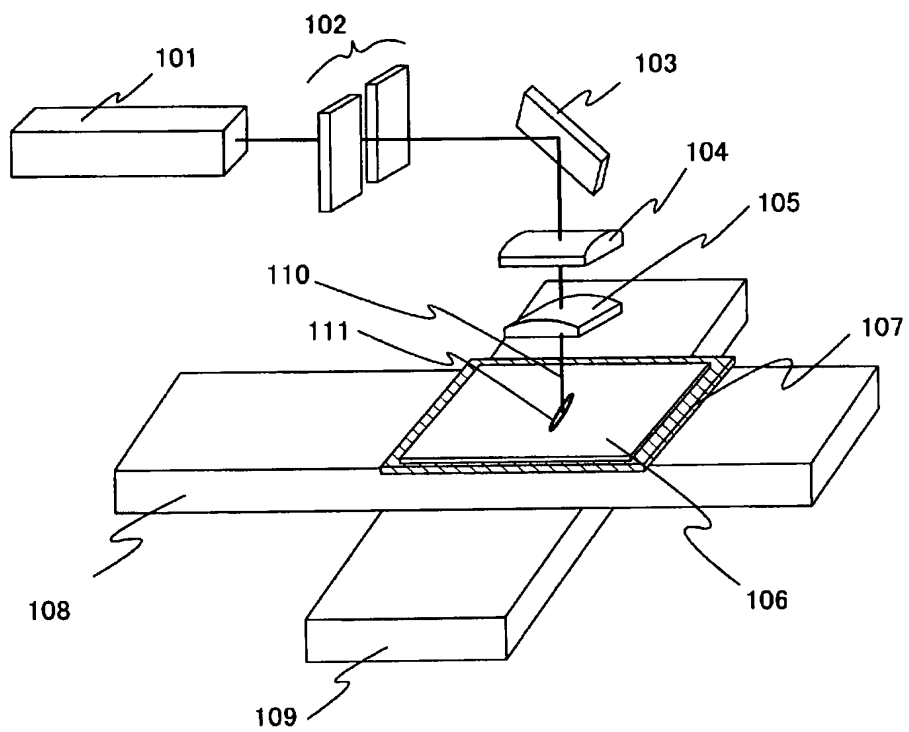
【符号の説明】

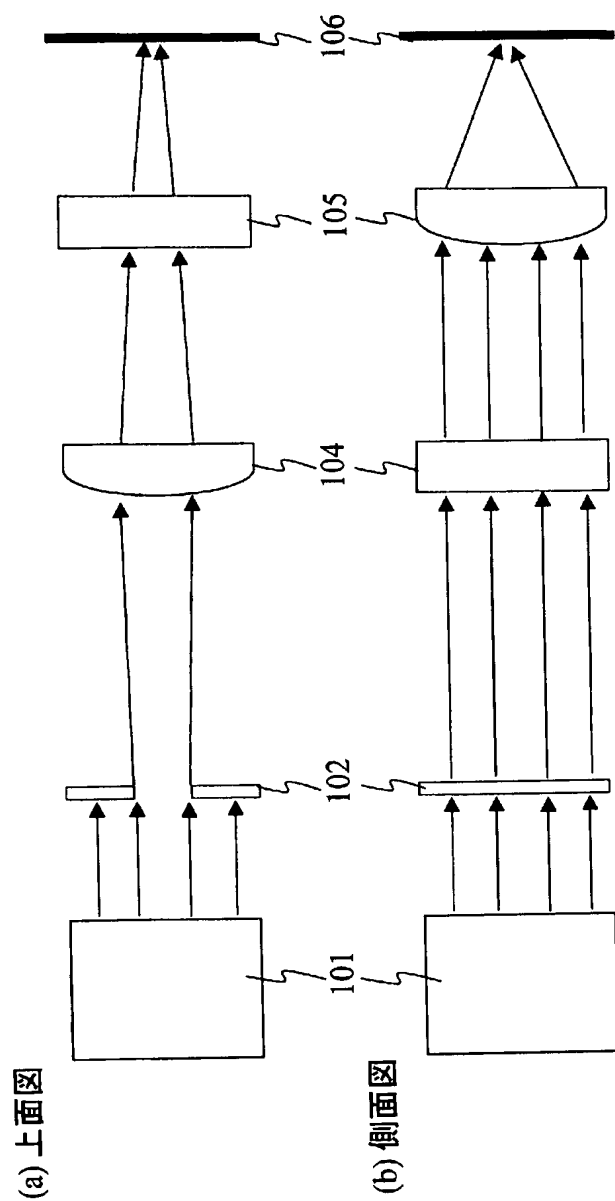
【0245】

- 101：レーザー発振器
- 102：スリット
- 103：ミラー
- 104：第1のシリンドリカルレンズ
- 105：第2のシリンドリカルレンズ
- 106：半導体膜
- 107：基板固定ステージ
- 108：Xステージ
- 109：Yステージ
- 110：レーザービーム
- 111：ビーム照射領域

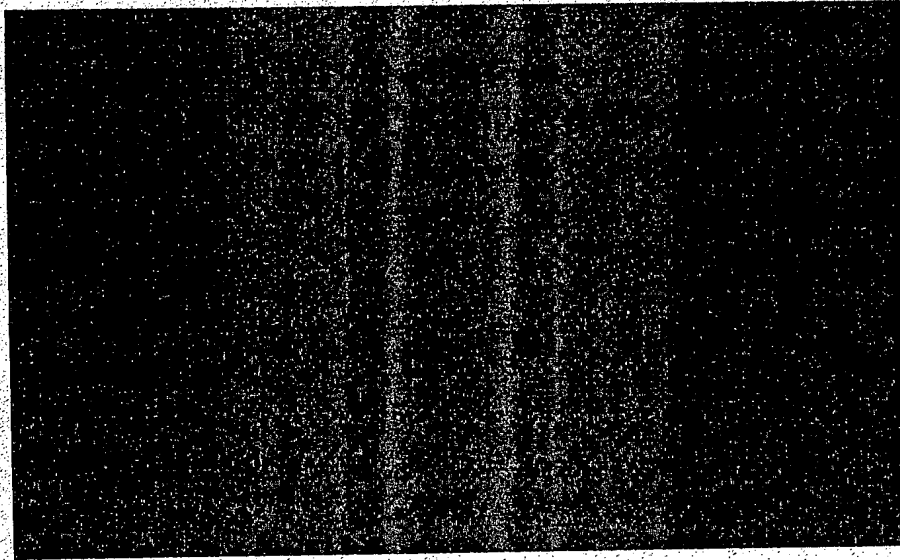
【書類名】 図面

【図 1】

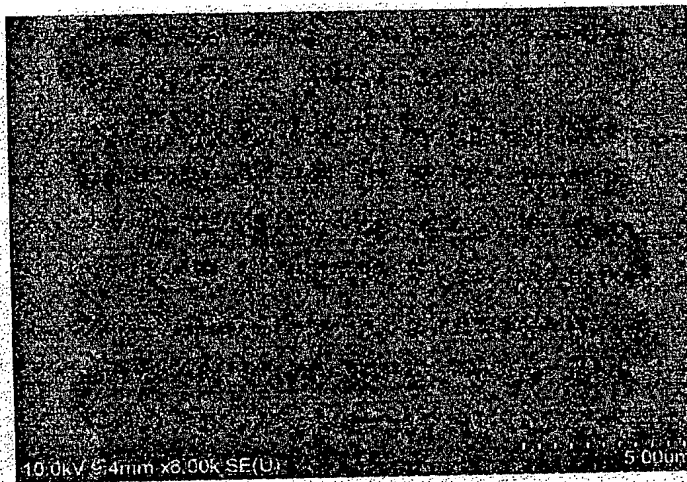




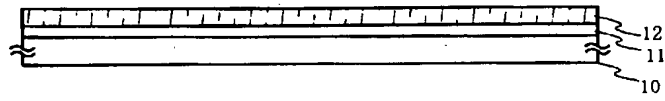
【图 3】



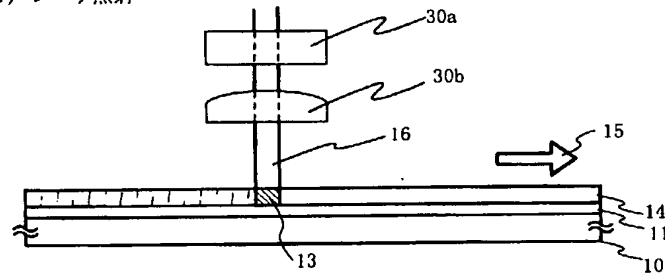
【图 4】



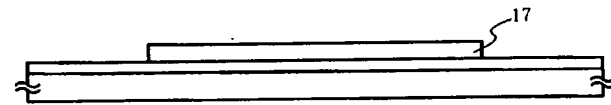
(A)



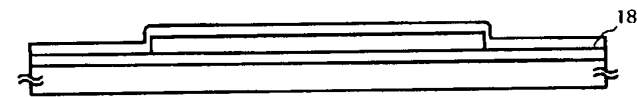
(B) レーザ照射



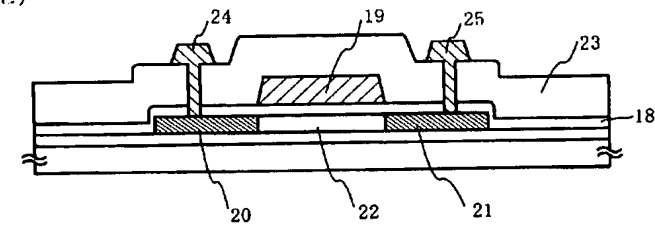
(C) 半導体層の形成



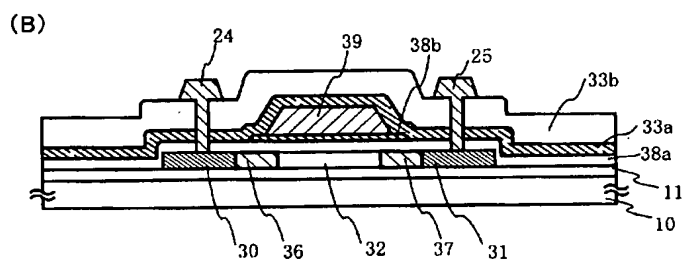
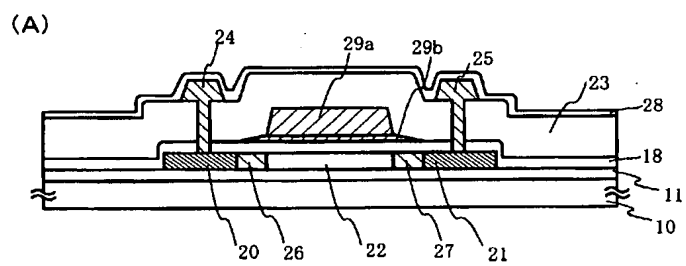
(D) ゲート絶縁膜の形成



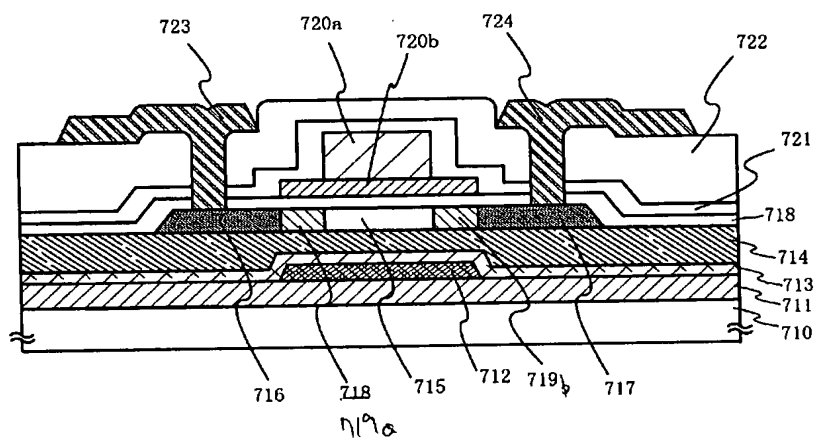
(E)

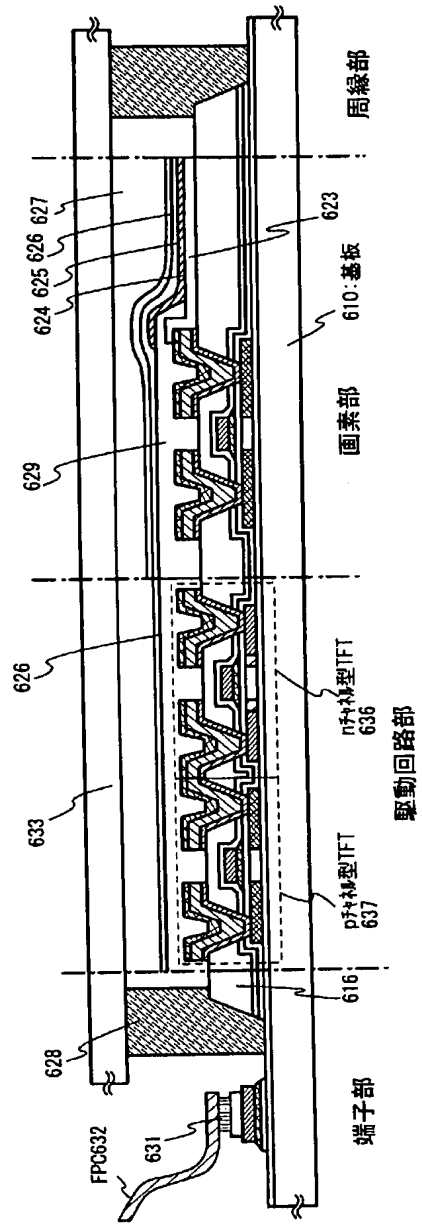


【図 6】

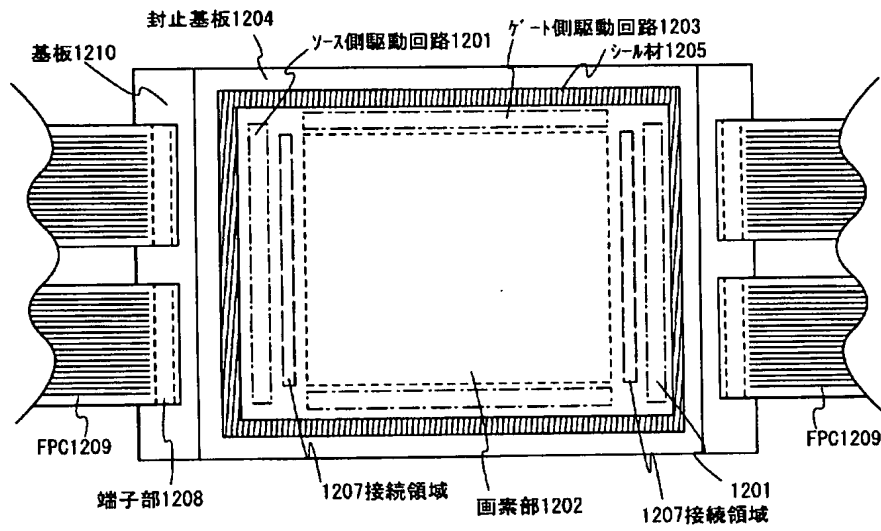


【図 7】

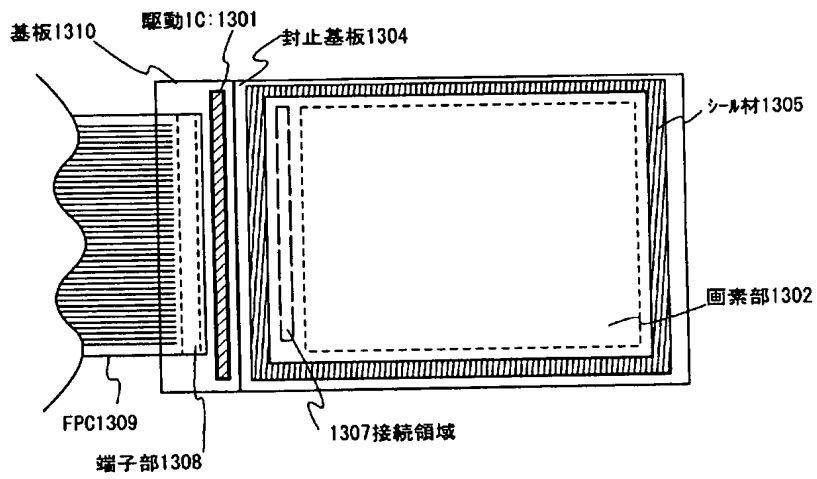


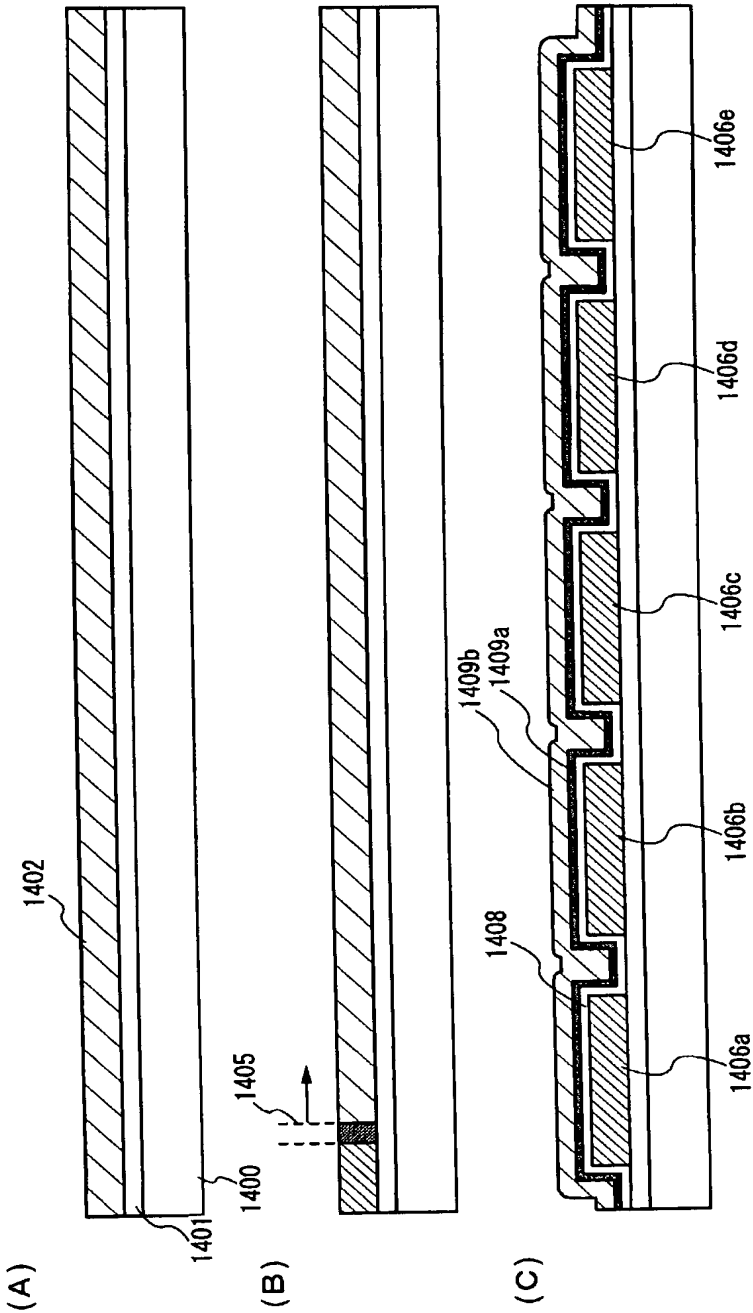


(A)

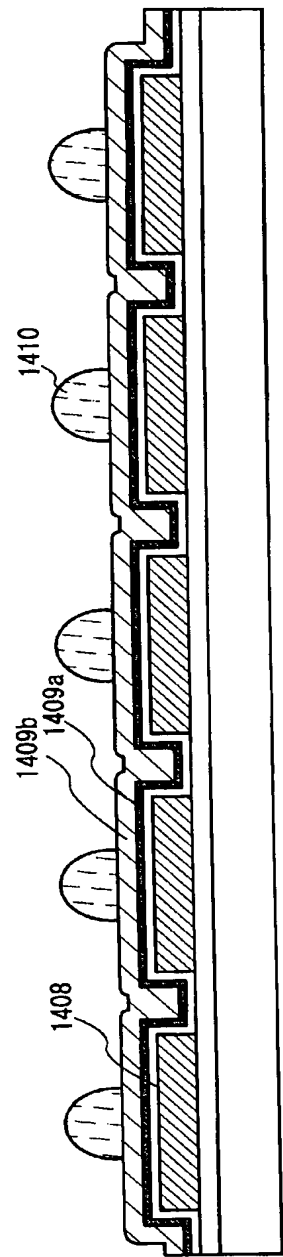


(B)

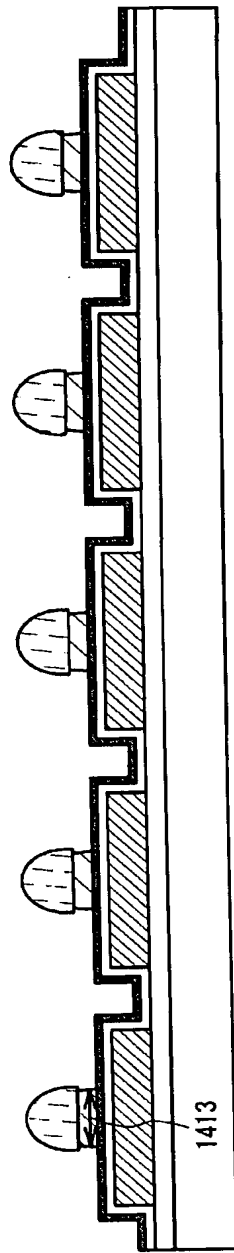




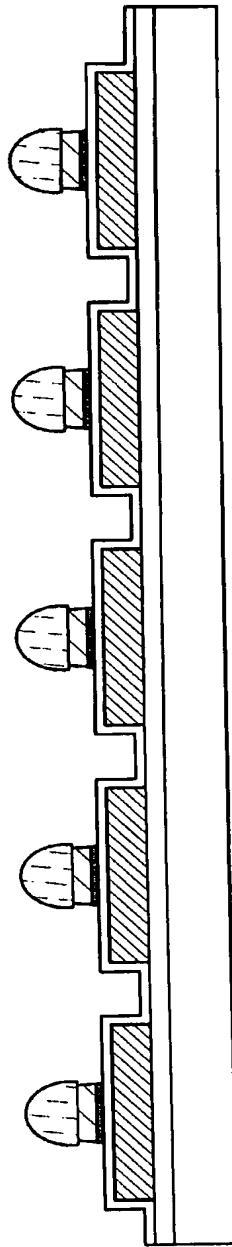
(A)



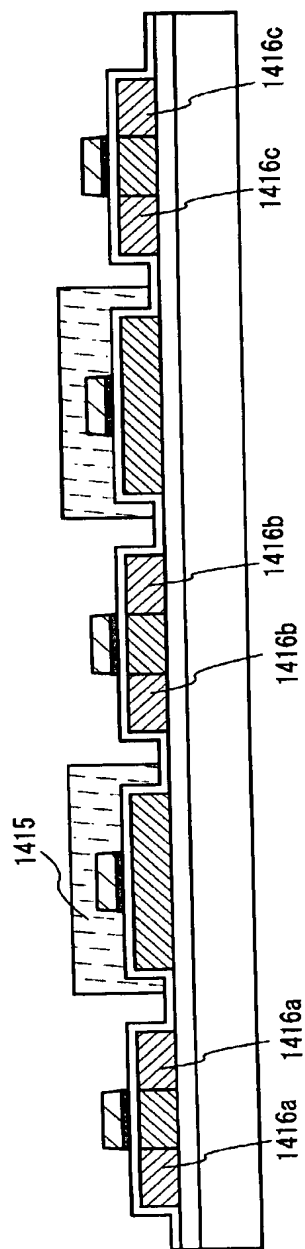
(B)



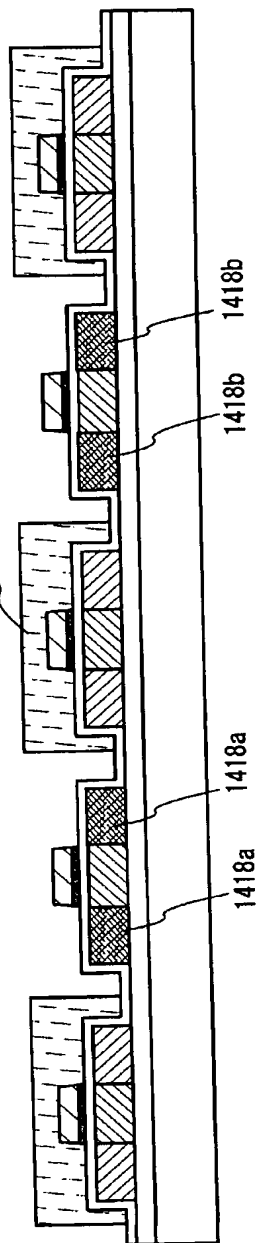
(C)



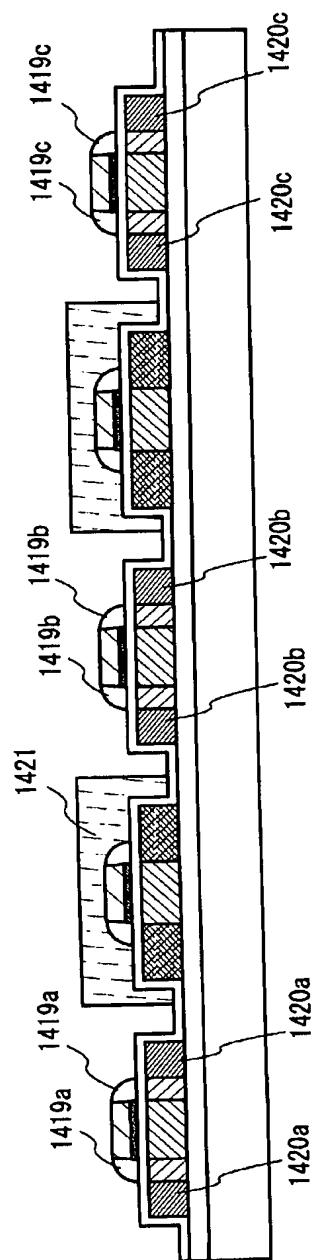
(A)



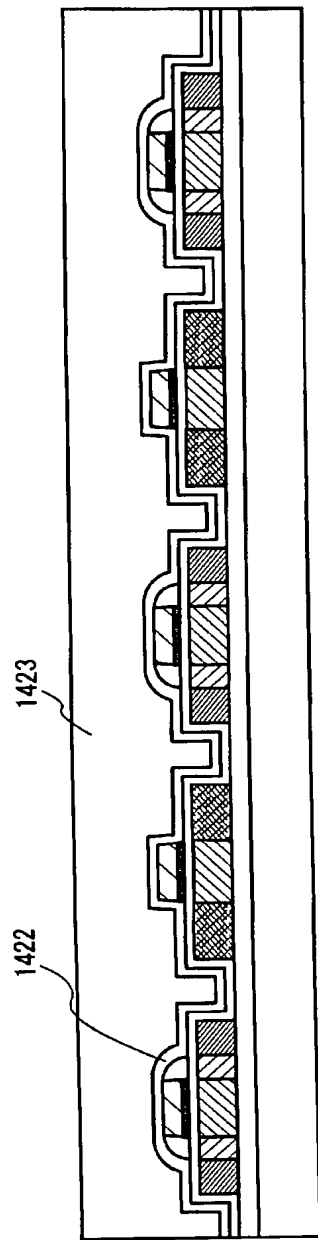
(B)



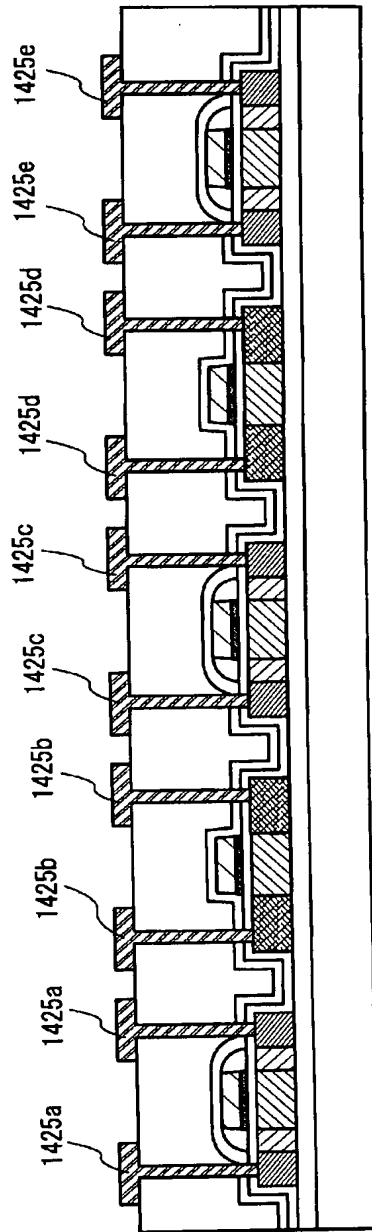
(C)



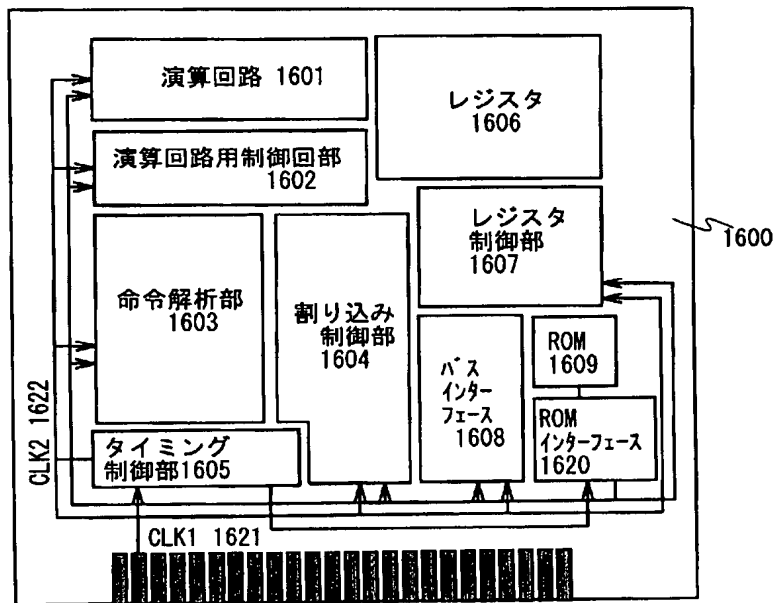
(A)

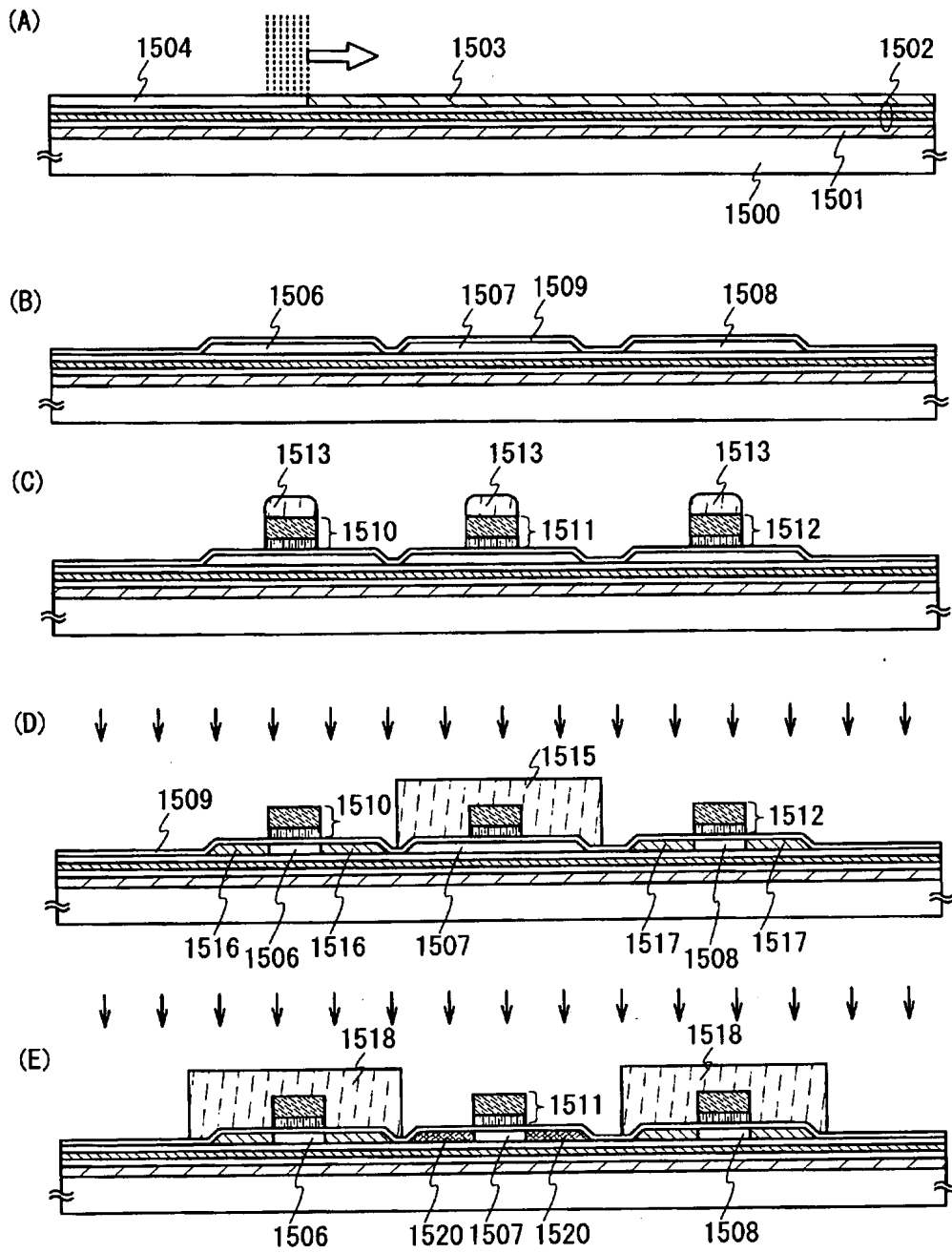


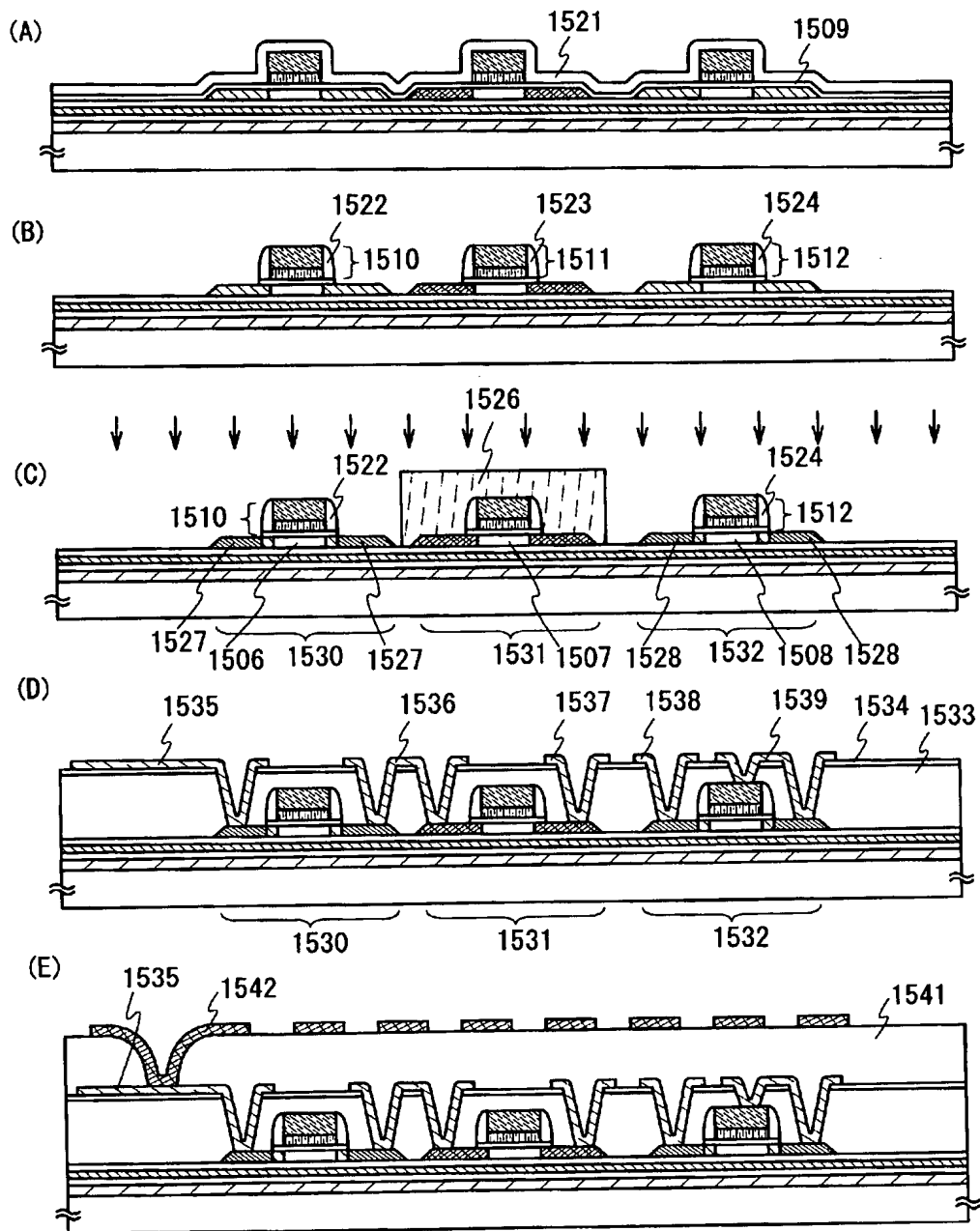
(B)



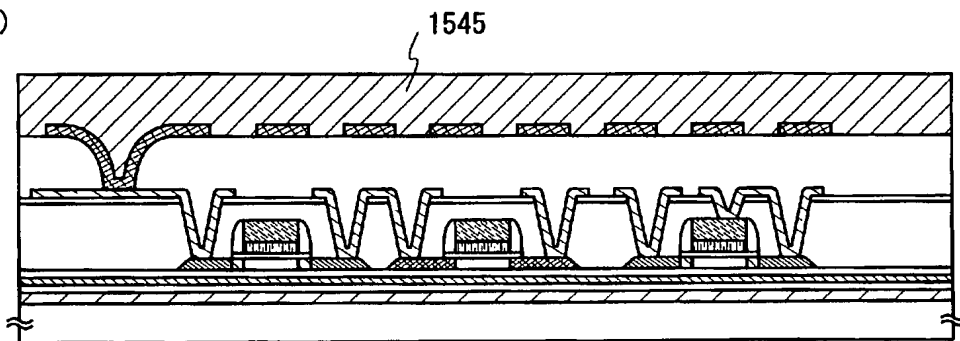
【図 1 4】



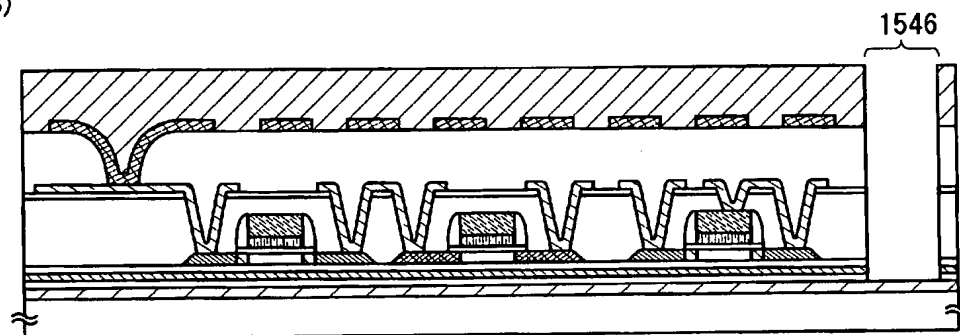




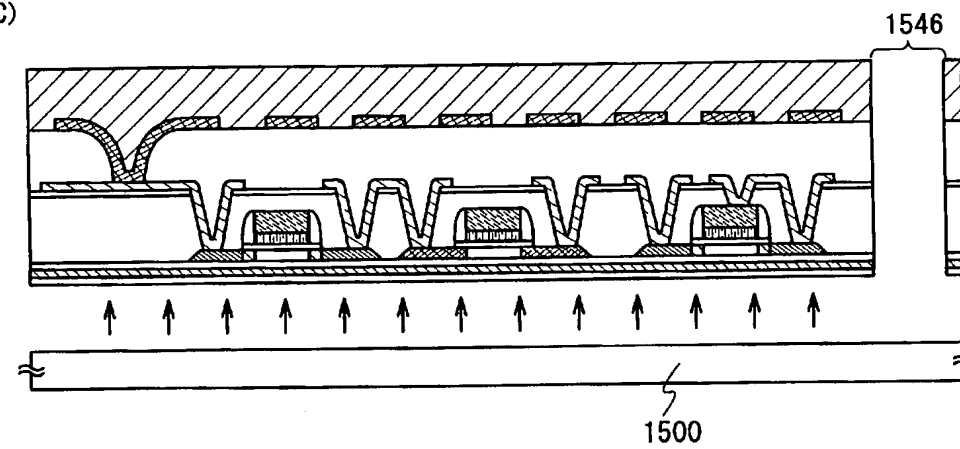
(A)



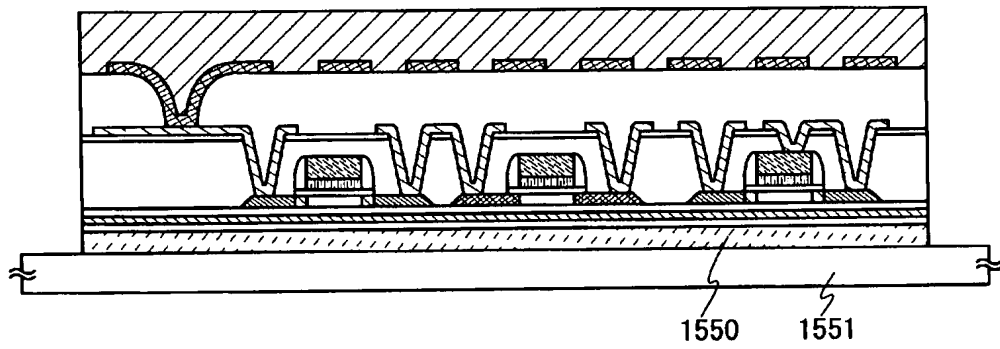
(B)



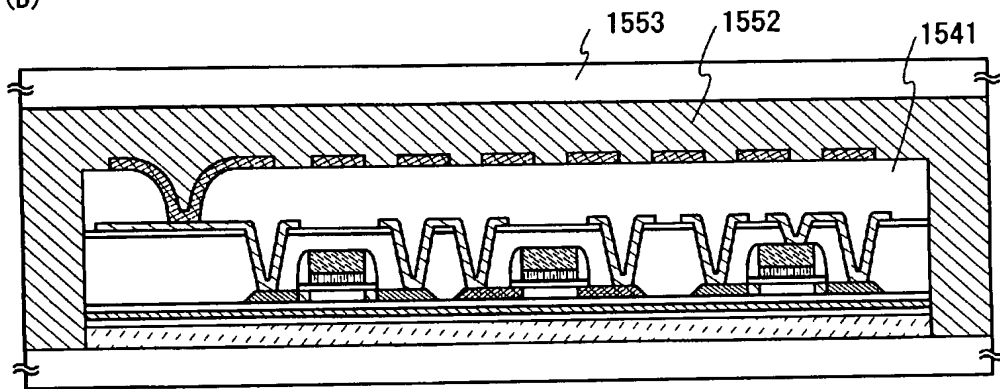
(C)

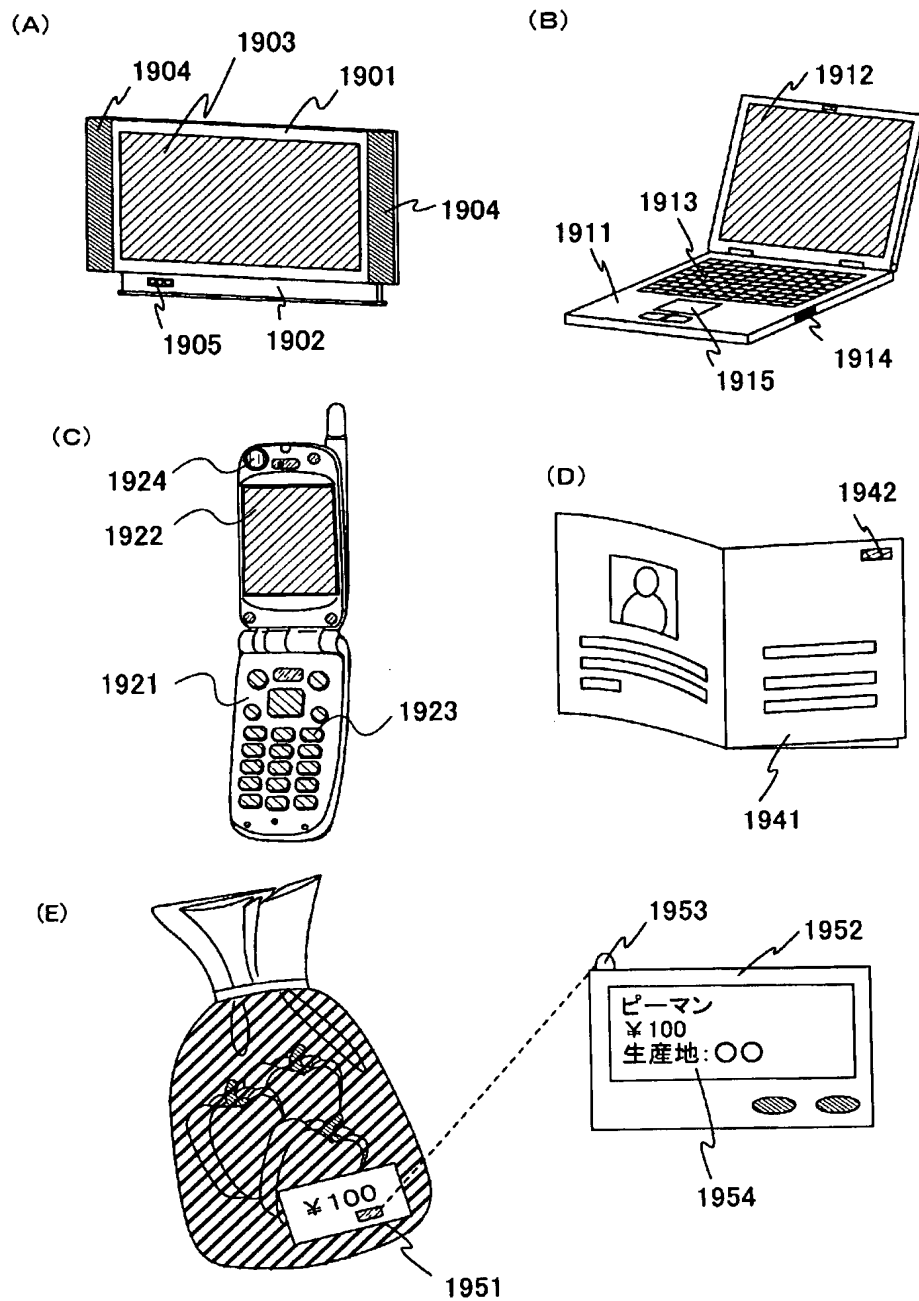


(A)



(B)





【書類名】 要約書

【要約】

【課題】 また、CWレーザまたは擬似CWレーザを用いてレーザアニールを行った場合、エキシマレーザを用いた場合に比べ生産性が悪く、更なる生産性の向上が必要である。

【解決手段】 本発明は、レーザ光を非線形光学素子に通すことなく基本波のままとし、高強度、且つ、繰り返し周波数の高いパルスのレーザ光を半導体薄膜に照射してレーザアニールを行うことを特徴とする。非線形光学素子を用いず、且つ、高調波に変換しないため、大きな出力を有するレーザ発振器をレーザアニール法に用いることが可能となる。従って、一度の走査で形成される大粒径結晶の領域の幅を拡大することができるため、格段に生産性を向上させることができる。

【選択図】 図1

出願人履歴

0 0 0 1 5 3 8 7 8

19900817

新規登録

神奈川県厚木市長谷398番地  
株式会社半導体エネルギー研究所